DOCUMENTO DE DISEÑO

EinarBoard V5.6 (HBOX 5.6)

Project Drogheda · HBOX GPS-RTK

Versión	1.3
Fecha	2026-10-22
Estado	ACTIVO — estado al 23-oct-2026, después de T42a, T43, T44 y T44b (HBox_PCB d19c832)
Para	Leo, Michelle (layout), Jesús (banco), Aldair (fabricación), Adriana (PM), equipo de firmware
Autor	Helgen Technologies (redacción: Claude; revisión: Leo)

Helgen Technologies — uso interno · versión en línea: drogheda.helgen.online · generado de los archivos de la tarjeta (KiCad) el 2026-10-22

Contenido

1. Ficha
2. Qué es y qué cambia respecto a la anterior
3. Diagrama de bloques
4. Árbol de alimentación
5. Especificaciones
6. MCU: mapa de pines
7. Conectores y pinouts
8. Esquemático
9. PCB
    9.1 Stack-up y capas
    9.2 Distribución
    9.3 Capas de cobre
    9.4 Serigrafía
    9.5 Vistas 3D
    9.6 Mapa de designadores (T43)
10. Puntos de prueba
11. BOM resumen
12. Reglas de diseño y verificación
13. Problemas conocidos, riesgos y decisiones abiertas
    13.1 Condiciones del pedido del piloto
    13.2 Hallazgos abiertos
    13.3 Decisiones abiertas
    13.4 Firmware
    13.5 Riesgos
14. Historial de revisiones
15. Referencias

Estado al 22-oct-2026: lista para el piloto de 5; las 108 esperan el banco con 0.7.0

El paquete de fabricación `HBOX_v5_Rev6_PROD` está verificado y ya trae T42a (victorias rápidas), T43 (designadores en orden) y T44 (serigrafía de 0.8 mm). **El piloto de 5 V5.6 + 5 V5.7 tiene GO** (D-22-1), con dos condiciones de pedido que no tocan el cobre: vías tapadas y rayos X en U14, y la revisión de rotaciones en el visor de JLC (§13.1). **D-22-9** (tamaño de los designadores) quedó decidida el 23-oct: (b), designadores de 0.8 mm con trazo de 0.15 mm, colocados por script con T44. **Las 108 siguen en NO-GO** hasta que el piloto pase el banco con el firmware 0.7.0: hoy ningún firmware enciende el módem de esta tarjeta (§13.4).

Descargas: este documento en PDF · esquemático completo en PDF · tabla de designadores viejo → nuevo (T43)

Todo lo que dice este documento sale de los archivos de la tarjeta (`hbox-watchdog-v5.kicad_sch` y `.kicad_pcb` del commit de la ficha), del paquete de fabricación o de un documento citado. Las tablas de pines, conectores, rieles, puntos de prueba y BOM se generaron del netlist, del PCB y de `board_v56.h`; no se escribieron a mano. Los designadores son los de T43 (22-oct), los que trae la serigrafía.

1. Ficha

Tarjeta	EinarBoard V5.6 · cajetín «EINARBoard HBOX V5.6», rev. 5.6
Proyecto KiCad	`hbox-watchdog-v5` en HBox_PCB (KiCad 10.0.4). Es el mismo proyecto de la V5.5; la etiqueta `v5.5-as-fabbed` guarda el lote de agosto
Archivos de este documento	commit `d19c832` · PCB sha256 `ee846ebe` · esquemático `00c25456`
Fecha	22-oct-2026 (después de T42a y T43)
Estado	Piloto de 5: GO con dos condiciones de pedido (D-22-1). 108 tarjetas: NO-GO hasta el banco del piloto con 0.7.0. D-22-9 decidida el 23-oct: (b), T44 aplicado
Paquete de fabricación	`production/HBOX_v5_Rev6_PROD` (Gerber, BOM y CPL del Fabrication Toolkit, regenerados el 22-oct después de T43): BOM de 107 partidas y 226 designadores; CPL de 226 posiciones
Dimensiones	140.0 × 100.0 mm · 6 barrenos de 3.2 mm: tres M3 de la base del HBOX (MH1, MH3, MH6) y tres de los separadores del simpleRTK2B (MH2, MH4, MH5)
Capas	4 · JLC04161H-7628 · 1.6 mm · ENIG en el pedido
Piezas	241 en el esquemático: 226 montadas por JLC en 107 partidas, 1 sin montar y 14 fuera del BOM (6 puentes de soldadura, 7 puntos de prueba y MOD1), más los 6 barrenos, que solo están en la tarjeta
Ensamble	todas las piezas por la cara superior (F.Cu); 19 de inserción (conectores, K1 y dos botones). El simpleRTK2B Pro y el 4G NTRIP Master se compran aparte y se insertan en sus zócalos
Verificación	ERC: 0 errores · 25 avisos (17 lib_symbol_mismatch, 7 lib_symbol_issues, 1 unconnected_wire_endpoint) · DRC: 3 errores (3 `npth_inside_courtyard`, excluidos por diseño) · 96 avisos · 0 sin conectar · paridad limpia

2. Qué es y qué cambia respecto a la anterior

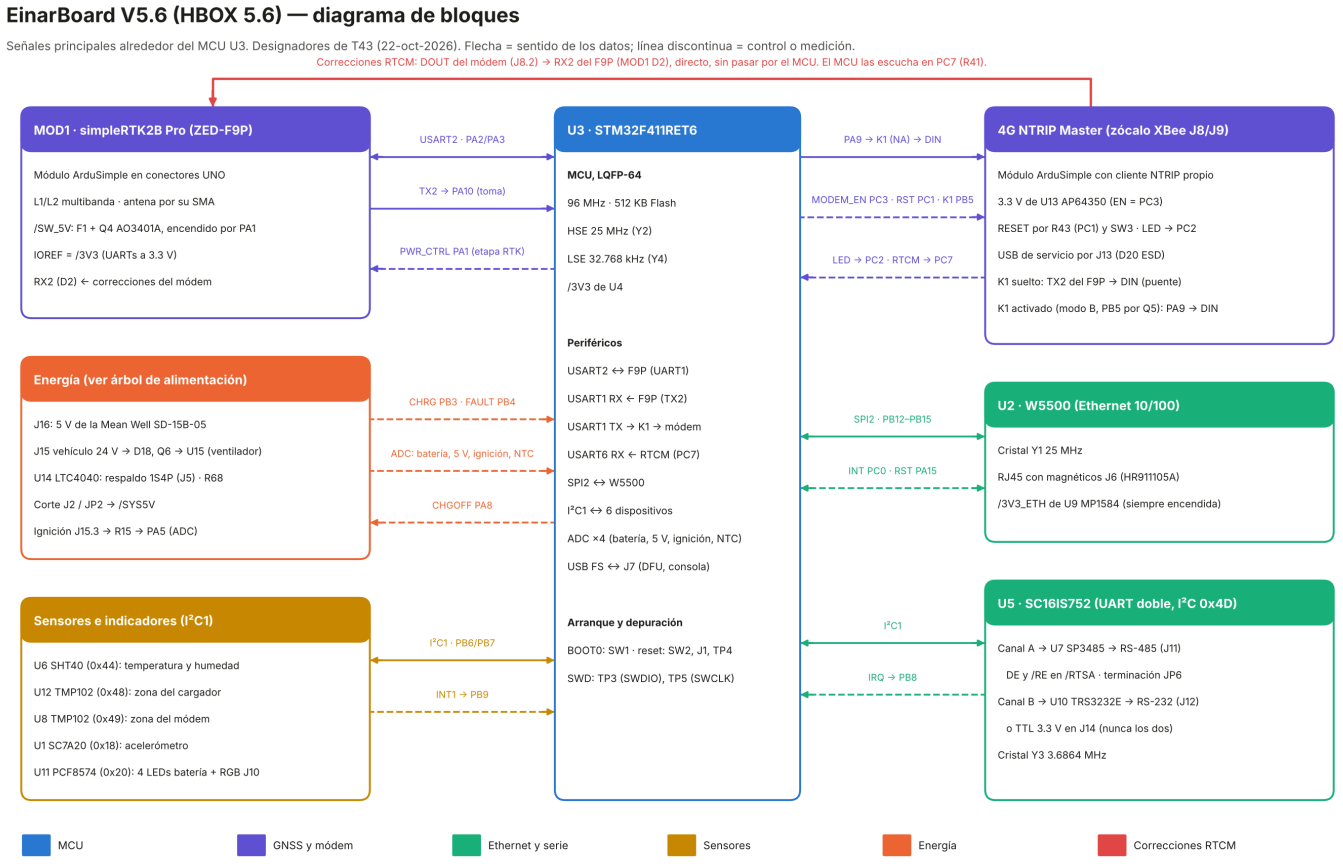
La V5.6 es la tarjeta portadora y *watchdog* del HBOX RTK. Lleva el MCU soldado (STM32F411RET6), el respaldo de batería (LTC4040) y los zócalos para los dos módulos de ArduSimple que hacen el trabajo de RTK: el **simpleRTK2B Pro** (ZED-F9P) en formato UNO y el **4G NTRIP Master** en formato XBee, que por sí solo es el cliente NTRIP. Las correcciones RTCM van del módem al F9P directo por cobre, sin pasar por el MCU; el MCU enciende y vigila la etapa RTK y el módem, cuida la batería y reporta.

Es la V5.5 (15 piezas, JLC, 22-ago) más la ECO del 27/28-sep, seis pasadas de layout (12–21 oct) y los scripts T25–T35, T42a y T43. Lo que cambia, bloque por bloque (ECO y cambios al esquemático):

- **Módem bajo control del MCU.** Su fuente es ahora U13 AP64350 (3.33 V, hasta 3.5 A) desde `/SYS5V`, no desde la etapa RTK, y la enciende PC3 (`MODEM_EN`). El MCU también lo reinicia (PC1), ve su LED (PC2) y escucha las correcciones (PC7). En la V5.5 el módem colgaba de `/SW_5V` y se quedaba oscuro en batería.
- **Cargador para la Mean Well SD-15B-05.**
  - R68 de 10 mΩ: límite de entrada de 2.5 A. La V5.5 tenía 8 mΩ (3.1 A) y la fuente de 3 A se plegaba.
  - Carga de 1.40 A con R58 1.43 k.
- **Química LFP.** Flotación de 3.50 V (JP3 en 2-3) y ventana de carga de ≈ +8 … +60 °C (R18 5.6 k con la NTC B3380), para el paquete LFP-HT 26650 de los puertos a 45 °C.
- **Capacitores del VSYS de U14.**
  - C59, 10 µF junto a los pines 1/24 (T31, 20-oct). Faltaba también en la V5.5.
  - C14, C30 y C68 de 220 µF de polímero para las ráfagas LTE.
- **Temperaturas.**
  - U12 (TMP102, 0x48) junto al cargador y U8 (TMP102, 0x49) junto al módem.
  - La NTC del paquete también llega al MCU (PC5).
  - Se quitó la sonda externa.
- **Varios.**
  - D20 (ESD) en el USB del módem.
  - R5 mantiene el W5500 en reset mientras el MCU arranca.
  - JP2 en paralelo con el interruptor de corte.
  - LDO TLV1117LV33 (U4), con caída baja para el 3V3 en respaldo.
  - Acelerómetro SC7A20 (U1) para despertar por movimiento.
- **Pedido (T42a, 22-oct).**
  - D18 SMBJ33CA bidireccional.
  - U10 TRS3232E (±15 kV).
  - Códigos LCSC con existencia para 430 tarjetas.
  - `/IGN_IN` de 0.3 mm en In1.
- **Designadores (T43, 22-oct).** En orden por posición, sin huecos, todos los conectores con J. El MCU, que era U16, ahora es U3; el LTC4040, que era U6, ahora es U14 (tabla).

La V5.6 y la V5.7 comparten numeración y **los 64 pines del MCU son iguales**: un solo binario sirve para las dos (`-DHBOX_BOARD_V56`). La diferencia es la entrada de energía. La V5.6 recibe 5 V de la Mean Well SD-15B-05 externa por J16 y usa los 24 V del vehículo solo para el ventilador; la V5.7 trae su propia fuente de 9–32 V (documento de diseño de la V5.7).

3. Diagrama de bloques



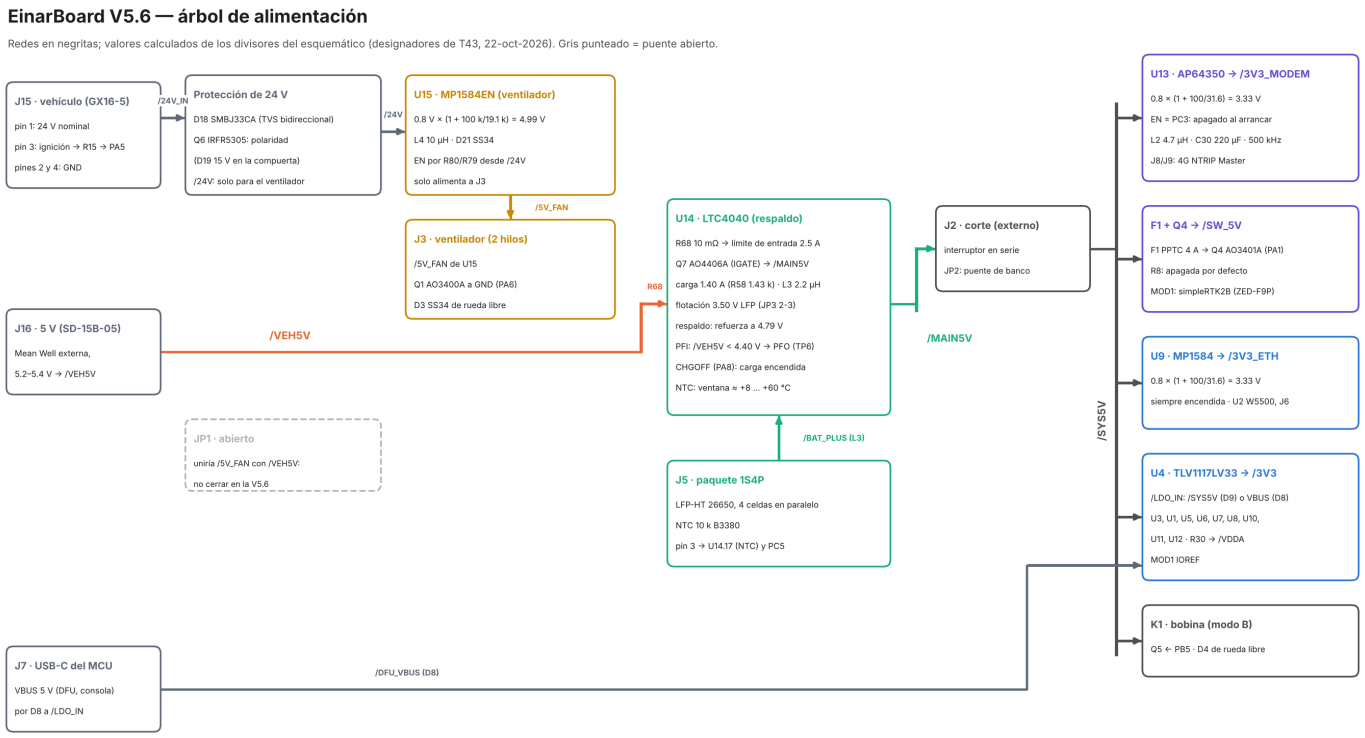
Los cuatro caminos de datos que importan:

1. **Correcciones (RTCM).** El caster las manda por LTE al módem. El DOUT del módem (J8.2) llega directo al RX2 del F9P (MOD1 D2), por cobre y sin pasar por el MCU. El MCU las escucha en PC7 (USART6_RX por R41) para saber si llegan.
2. **Posición, sin el MCU (puente a prueba de fallas).** El TX2 del F9P (NMEA) va al RX del módem por el contacto NC de K1. Con K1 suelto, que es como arranca la tarjeta y como queda si el MCU muere, la posición llega al servidor de todos modos. PA10 escucha el mismo flujo.
3. **Posición, con el MCU (modo B).** Cuando el MCU activa K1 (PB5 por Q5), el RX del módem pasa a PA9, y el MCU manda la NMEA del F9P junto con su palabra de telemetría `$PHLG` en banda. El F9P le habla al MCU por USART2 (PA2/PA3).
4. **Ethernet y puertos del cliente.** W5500 por SPI2 (INT en PC0, RST en PA15). SC16IS752 por I²C (0x4D, IRQ en PB8) para RS-485, RS-232 o TTL.

Lo que el firmware tiene que respetar (detalle en el §6):

- con la etapa RTK apagada, ningún pin del MCU que toque al F9P va en alto (PA2 como entrada);
- el módem y la etapa RTK arrancan apagados, por hardware.

4. Árbol de alimentación



Riel	Fuente	Voltaje	Límite / capacidad	Alimenta	Cómo se obtiene
/24V_IN	J15.1 (vehículo)	24 V nominal (12–24 V)	—	Q6	D18 SMBJ33CA a GND
/24V	Q6 IRFR5305 (polaridad; D19 15 V y R74 en la compuerta)	= /24V_IN	—	U15	solo alimenta a U15 (ventilador): el resto de la tarjeta no depende de 24 V
/5V_FAN	U15 MP1584EN desde /24V	≈ 5.0 V	U15: 3 A	J3	0.8 V × (1 + R76/R77) = 0.8 × (1 + 100/19.1); L4 10 µH, D21 SS34. JP1 (abierto) lo une a /VEH5V: no cerrar
/VEH5V	J16 (Mean Well SD-15B-05 externa)	5.2–5.4 V (ajuste de la fuente)	fuente: 3 A	U14	C14 220 µF polímero + C12
/VIN_SW	R68 10 mΩ	≈ /VEH5V	2.5 A (25 mV / 10 mΩ)	Q7, U14	sensado Kelvin de la corriente de entrada del LTC4040
/MAIN5V	Q7 AO4406A (IGATE de U14) · o el refuerzo de U14 desde la batería	≈ /VEH5V; 4.79 V en respaldo	respaldo: 2.5 A	J2	VSYS del LTC4040: 0.8 × (1 + R65/R64) = 0.8 × (1 + 499/100) = 4.79 V. PFI: 4.40 V al caer (R59/R60)
/BAT_PLUS	J5 (paquete) · L3 2.2 µH	2.5–3.5 V (LFP)	carga 1.40 A	U14	flotación 3.50 V (JP3 2-3, JP5 1-2, JP4 1-2); carga 2000 / R58 = 2000 / 1430
/SYS5V	J2 (corte externo) o JP2	= /MAIN5V	—	K1, U9, U13	abrir J2 apaga todo salvo el LTC4040 y su cargador
/SW_5V	F1 PPTC 4 A → Q4 AO3401A (PA1 por Q3)	= /SYS5V	F1: 4 A sostenido / 8 A disparo	MOD1	R8 a /SYS5V: apagada por defecto. Solo alimenta al simpleRTK2B (MOD1.5)
/3V3_MODEM	U13 AP64350 (EN = PC3)	3.33 V	U13: 3.5 A	J8, J9	0.8 × (1 + R50/R51) = 0.8 × (1 + 100/31.6); 500 kHz (R63 200 k); L2 4.7 µH; C30 220 µF polímero
/3V3_ETH	U9 MP1584EN (siempre encendida)	3.33 V	U9: 3 A	J6, U2	0.8 × (1 + R46/R47) = 0.8 × (1 + 100/31.6); L1 10 µH, D11 SS34
/LDO_IN	D9 ← /SYS5V · D8 ← VBUS de J7	≈ 4.3–5.0 V	—	U4	OR con diodos SS34: el MCU arranca con solo el USB
/3V3	U4 TLV1117LV33	3.3 V	U4: 1 A	J10, J14, MOD1, U1, U3, U5, U6, U7, U8, U10, U11, U12	LDO de caída baja: el 3V3 se sostiene también en respaldo

Riel	Fuente	Voltaje	Límite / capacidad	Alimenta	Cómo se obtiene
/VDDA	R30 10 Ω desde /3V3	3.3 V	—	U3	referencia del ADC (C28/C33)

Notas de diseño.

- **Todo sale de los 5 V de J16.** La Mean Well SD-15B-05 se ajusta a 5.2–5.4 V.
  - Sin batería, nunca hay que trabajar con menos de 5.2 V en J16. El PFI (4.40 V) quedaría muy cerca y el módem apagaría la tarjeta en cada ráfaga: es la regla de banco del PFI («E-PFI»).
  - Los 24 V del vehículo (J15) solo alimentan el buck del ventilador (U15) y dan la ignición (PA5).
- **En respaldo todo sale del refuerzo del LTC4040 por `/MAIN5V` (4.79 V).**
  - U13 arranca desde 3.8 V, así que el módem sigue con el refuerzo.
  - El pico con todo encendido (≈ 8.7 W, 1.8 A) queda abajo de los 2.5 A del refuerzo (auditoría final, §4).
- **PFO solo llega a TP6.** El MCU detecta el respaldo por `/5V_SENSE` (PA4) y no por PFO: no quedó pin libre para él (A-13 de la ECO).
- **J2 es el interruptor de corte externo**, entre `/MAIN5V` y `/SYS5V`.
  - Abierto, apaga todo salvo el LTC4040 y su cargador.
  - JP2 lo puentea en el banco y viene abierto.
- **El MCU puede arrancar con solo el USB.** `/LDO_IN` es un OR con dos SS34: D9 desde `/SYS5V` y D8 desde el VBUS de J7. Sirve para programarlo por DFU sin fuente; el W5500, el módem y el F9P quedan sin energía.
- **El W5500 está siempre alimentado.** U9 no tiene enable, así que en respaldo el firmware lo pone en *power-down* del PHY (E-3, §13.2).

5. Especificaciones

Parámetro	Valor	Fuente
Alimentación	**5 V regulados por J16** (Mean Well SD-15B-05 externa, 5.2–5.4 V); con menos de 5.2 V y sin batería, el PFI corta	§4; hoja de datos, §8
Entrada del vehículo (J15.1)	24 V nominal, **solo para el ventilador**. U15 (MP1584EN) está especificado hasta 28 V; D18 (33 V) no lo protege entre 28 y 33 V	hoja de datos, §8
Protección	D18 SMBJ33CA bidireccional (T42a) · Q6 IRFR5305 contra polaridad invertida (D19 15 V en la compuerta) · sin fusible de entrada en la tarjeta: protege el breaker del gabinete	esquemático; auditoría final, R7
Ignición	J15.3, entrada analógica en PA5. Divisor: R15 22 k arriba y R16 22 k ‖ R6 3.3 k abajo, relación 0.1154. Así, 24 V → 2.77 V y 12 V → 1.38 V. D2 BAT54 limita el pin a /3V3. **Se lee por ADC**, no con `digitalRead`	`board_v56.h` (§6)
Batería	Paquete **LFP-HT 26650, 1S4P**, con NTC 10 k B3380 (J5)	ECO
Cargador	U14 LTC4040 · carga **1.40 A** (R58 1.43 k) · flotación **3.50 V** (JP3 en 2-3) · ventana de carga ≈ +8 … +60 °C (R18 5.6 k con la NTC B3380; el divisor R17 + R11 (220 k) hacia PC5 queda en paralelo con la NTC: sin él, el límite frío sería +10 °C) · CHGOFF (PA8) con R24 a GND: la carga sigue si el MCU no la apaga	esquemático; auditoría final, E-1
Respaldo	refuerzo a **4.79 V** · límite de entrada **2.5 A** (R68 10 mΩ, Kelvin) · PFI a 4.40 V al caer y ≈ 4.51 V al subir	§4
Consumo en respaldo	≈ 2.9 W promedio (0.6 A) y ≈ 8.7 W de pico (1.8 A). Piso dormido ≈ 75 mW con el W5500 en *power-down*: ≈ 5 días con ventanas de 45 s cada 10 min. Se mide en el piloto	auditoría final, §4
GNSS	simpleRTK2B Pro (ZED-F9P, multibanda L1/L2, RTK) en los conectores UNO (MOD1) · `/SW_5V` con F1 de 4 A · IOREF = /3V3 · −40 … +85 °C (u-blox)	esquemático
Módem	4G NTRIP Master de ArduSimple en el zócalo XBee (J8/J9, paso 2.00 mm), con cliente NTRIP propio · 3.33 V de U13 (hasta 3.5 A) · USB de servicio por J13	esquemático
MCU	STM32F411RET6 a 96 MHz, 512 KB de Flash, 128 KB de RAM · HSE 25 MHz (Y2) · LSE 32.768 kHz (Y4)	esquemático; `board_v56.h`
Interfaces	Ethernet 10/100 (W5500, J6) · RS-485 (SP3485, J11) · RS-232 (TRS3232E, J12) o TTL 3.3 V (J14) · USB-C del MCU (J7) · USB-C del módem (J13) · LED RGB externo (J10) · LED de panel (J4) · reset externo (J1) · corte externo (J2) · ventilador (J3)	§7
Sensores en la tarjeta	SHT40 (U6), TMP102 ×2 (U12 cargador, U8 módem), SC7A20 (U1), NTC del paquete (PC5)	§6
Mecánica	140.0 × 100.0 mm · 6 barrenos de 3.2 mm · todas las piezas arriba	PCB

Rango de temperatura del sistema: sin validar

La tarjeta no tiene un rango de operación formal. Solo hay dato de fabricante para el F9P (−40 … +85 °C). La RCA de junio señaló a la batería y al módem como las víctimas del calor dentro del gabinete. En el banco del piloto se mide:

- la temperatura de U14 y L3 a 1.4 A y 45 °C (P-8);
- 20 ciclos de 10 min con el paquete al 20 % y a 45 °C (auditoría final, §7).

6. MCU: mapa de pines

U3 es un STM32F411RET6 (LQFP-64). La tabla sale del netlist; la última columna es la macro de `04-Source-Code/firmware/hbox_v5_bringup/board_v56.h`, el único lugar donde se nombran los pines de V5.6/V5.7. **Los 64 pines son idénticos en la V5.7.**

Reglas para el firmware:

1. **Arranque seguro.** El hardware ya arranca con todo apagado:
   - R8 mantiene apagada la etapa RTK;
   - R57 mantiene apagado el módem;
   - R5 deja el W5500 en reset;
   - R32 deja K1 suelto: puente directo del F9P al módem.

   El firmware tiene que respetarlo: PC3, PA1, PB5, PA15, PA6 y PB0 en bajo hasta decidir.
2. **Etapa apagada = pines del F9P en alta impedancia.** PA2 va como entrada mientras `/SW_5V` está apagado. Nada debe alimentar al F9P por sus pines (regla de 0.5.5).
3. **PC1 en drenador abierto.** LOW para reiniciar el módem, alta impedancia para soltarlo; nunca HIGH.
4. **Ignición por ADC.** Umbral de 0.80 V para encender y 0.55 V para apagar (`IGN_ON_V` / `IGN_OFF_V`). Con `digitalRead`, 12 V caen en la zona indefinida del pin.
5. **RS-485 primero.** Lo primero que se escribe en U5 es EFCR (control automático de RTS). Hasta entonces DE y /RE de U7 están en alto y el transmisor ocupa el bus (E-4).
6. **0.6.x no sirve para esta tarjeta.** No enciende el módem: PC3 es nuevo, y lee la NTC en PB1. Hace falta 0.7.0 (§13.4).

Pin	Nombre	Red	Conectado a	Función	Periférico / AF	Macro en board_v56.h
1	VBAT	`/3V3`	(55 nodos)	Dominio del RTC; va a /3V3 (sin pila: el RTC se pierde sin 3V3)	—	—
2	PC13	`/LED_C13`	D10 LED C13 (blue) → /LED_C13_A	LED de estado D10 (azul), activo en bajo	GPIO	`PIN_LED_C13`
3	PC14	`/LSE_IN`	C44 12pF → GND · Y4.1	Oscilador LSE 32.768 kHz (Y4, Epson FC-135)	RCC_OSC32_IN	—
4	PC15	`/LSE_OUT`	C41 12pF → GND · Y4.2	Oscilador LSE 32.768 kHz (Y4)	RCC_OSC32_OUT	—
5	PH0	`/HSE_IN`	C40 15pF → GND · Y2.1	Oscilador HSE 25 MHz (Y2): PLL a 96 MHz, USB a 48 MHz y DFU	RCC_OSC_IN	—
6	PH1	`/HSE_OUT`	C39 15pF → GND · Y2.2	Oscilador HSE 25 MHz (Y2)	RCC_OSC_OUT	—
7	NRST	`/NRST`	C26 100nF → GND · J1.1 · SW2.1 · TP4.1	Reset del MCU: SW2 (RESET), J1 (botón externo) y TP4	NRST	—
8	PC0	`/ETH_INT`	U2.36 (~INT)	INT del W5500 (U2), activo en bajo	GPIO · EXTI0	`PIN_ETH_INT`
9	PC1	`/MODEM_RST_MCU`	R43 1k → /MODEM_RST	Reset del módem (J8.5), activo en bajo: OUTPUT LOW para reiniciarlo y alta Z para soltarlo, nunca HIGH. SW3 en paralelo	GPIO (drenador abierto)	`PIN_MODEM_RST`
10	PC2	`/MODEM_LED_MCU`	R48 10k → /MODEM_LED	LED de actividad del módem (J9.8): entrada de 3.3 V	GPIO	`PIN_MODEM_LED`
11	PC3	`/MODEM_EN`	R56 10k → /MODEM_EN_U13	EN de U13 (AP64350, /3V3_MODEM): HIGH = módem encendido. R57 a GND lo deja apagado en reset y en DFU	GPIO	`PIN_MODEM_EN`
12	VSSA	`GND`	(185 nodos)	Tierra analógica	—	—
13	VDDA	`/VDDA`	C28 100nF → GND · C33 1uF → GND · R30 10R → /3V3	Alimentación del ADC (/VDDA, filtro R30 10 Ω)	—	—
14	PA0	`/BAT_SENSE`	C27 100nF → GND · R26 10k → GND · R28 10k → /BAT_PLUS	Voltaje del paquete por divisor ÷2 (R28/R26)	ADC1_IN0	`PIN_BAT_SENSE`

Pin	Nombre	Red	Conectado a	Función	Periférico / AF	Macro en board_v56.h
15	PA1	/PWR_CTRL	R25 1k → /BASE_LS	Etapa RTK (/SW_5V del simpleRTK2B): HIGH = encendida. R8 a /SYS5V la deja apagada por defecto	GPIO	PIN_PWR_CTRL
16	PA2	/GNSS_TX	MOD1.16 (RX1_D1)	RX1 del F9P (MOD1 D1): comandos UBX. Con la etapa apagada, INPUT: nada alimenta al F9P por el pin	USART2_TX AF7	PIN_GNSS_TX
17	PA3	/GNSS_RX	MOD1.15 (TX1_D0)	TX1 del F9P (MOD1 D0): NMEA/UBX	USART2_RX AF7	PIN_GNSS_RX
18	VSS	GND	(185 nodos)	Tierra	—	—
19	VDD	/3V3	(55 nodos)	Alimentación	—	—
20	PA4	/5V_SENSE	C13 100nF → GND · R19 10k → /VEH5V · R20 10k → GND	/VEH5V por divisor ÷2 (R19/R20): 5.32 V → 2.66 V	ADC1_IN4	PIN_5V_SENSE
21	PA5	/IGN_SENSE	C11 100nF → GND · D2 BAT54 → /3V3 · R6 3.3k → GND · R15 22k → /IGN_IN · R16 22k → GND	Ignición por ADC: × 0.1154 (12 V → 1.38 V, 24 V → 2.77 V); D2 BAT54 la limita a 3V3. No usar digitalRead	ADC1_IN5	PIN_IGN_SENSE
22	PA6	/FAN_PWM	R14 100R → /FAN_GATE	Ventilador: compuerta de Q1 por R14; HIGH = encendido (solo ON/OFF)	GPIO	PIN_FAN_PWM
23	PA7	sin conexión		Sin conexión	—	—
24	PC4	/MODEM_ON_SLEEP	R37 10k, DNP → /XBEE_ONSLP	ON/SLEEP del módem: R37 sin montar, el pin queda al aire → INPUT_PULLDOWN	GPIO	PIN_MODEM_ON_SLEEP
25	PC5	/NTC_CELL	C6 10nF → GND · R11 120k → GND · R17 100k → /NTC	Nodo NTC del paquete (J5.3) × 0.5455 (R17/R11); solo vale con /VEH5V presente	ADC1_IN15	PIN_NTC_CELL
26	PB0	/EXT_LED	Q2.1 (G) · R13 10k → GND	LED de panel (J4) por Q2: HIGH = encendido	GPIO	PIN_EXT_LED
27	PB1	sin conexión		Sin conexión (era la NTC de la V5.5)	—	—
28	PB2	/BOOT1_STRAP	R12 10k → GND	BOOT1: R12 10 k a GND. No reutilizarlo	BOOT1	—
29	PB10	sin conexión		Sin conexión	—	—
30	VCAP1	/VCAP1	C10 4.7uF → GND	Regulador interno del núcleo (C10 4.7 µF)	VCAP1	—
31	VSS	GND	(185 nodos)	Tierra	—	—
32	VDD	/3V3	(55 nodos)	Alimentación	—	—
33	PB12	/ETH_CS	U2.32 (~SCS)	CS del W5500	GPIO	PIN_ETH_CS
34	PB13	/ETH_SCK	U2.33 (SCLK)	SCK del W5500	SPI2_SCK AF5	PIN_ETH_SCK
35	PB14	/ETH_MISO	U2.34 (MISO)	MISO del W5500 (salida del W5500: nunca manejarla)	SPI2_MISO AF5	PIN_ETH_MISO
36	PB15	/ETH_MOSI	U2.35 (MOSI)	MOSI del W5500	SPI2_MOSI AF5	PIN_ETH_MOSI
37	PC6	sin conexión		Sin conexión (reservado para USART6_TX)	—	—
38	PC7	/RTCM_TAP	R41 1k → /DOUT_4G	Escucha de las correcciones: DOUT_4G (RTCM3 del módem al F9P) por R41 1 k. Solo RX, 115200 8N1	USART6_RX AF8	PIN_RTCM_TAP
39	PC8	sin conexión		Sin conexión	—	—
40	PC9	sin conexión		Sin conexión	—	—
41	PA8	/CHRG_EN	R24 100k → GND · U14.4 (CHGOFF)	CHGOFF del LTC4040 (U14.4): HIGH = carga apagada. R24 a GND: con el MCU en alta Z la carga sigue (la NTC protege por hardware)	GPIO	PIN_CHRG_EN

Pin	Nombre	Red	Conectado a	Función	Periférico / AF	Macro en board_v56.h
42	PA9	/USART1_TX	K1.10	Hacia el RX del módem por K1 (contacto NA) cuando K1 está activado	USART1_TX AF7	PIN_USART1_TX
43	PA10	/USART1_RX	K1.1 · MOD1.23 (TX2_D8) · R27 22k → /3V3	Toma pasiva del TX2 del F9P (MOD1 D8): NMEA. Pull-up R27 22 k	USART1_RX AF7	PIN_USART1_RX
44	PA11	/DFU_DM	D5 PESD5V0S1BA → GND · J7.A7 (D-) · J7.B7 (D-)	USB del MCU (J7): DFU y consola CDC	OTG_FS_DM AF10	—
45	PA12	/DFU_DP	D7 PESD5V0S1BA → GND · J7.A6 (D+) · J7.B6 (D+)	USB del MCU (J7)	OTG_FS_DP AF10	—
46	PA13	/SWDIO	TP3.1	SWD, datos (TP3)	SWDIO	—
47	VSS	GND	(185 nodos)	Tierra	—	—
48	VDD	/3V3	(55 nodos)	Alimentación	—	—
49	PA14	/SWCLK	TP5.1	SWD, reloj (TP5)	SWCLK	—
50	PA15	/ETH_RST	R5 4.7k → GND · U2.37 (~RST)	Reset del W5500: R5 4.7 k a GND, arranca en reset; HIGH = corre	GPIO	PIN_ETH_RST
51	PC10	sin conexión		Sin conexión	—	—
52	PC11	sin conexión		Sin conexión	—	—
53	PC12	sin conexión		Sin conexión	—	—
54	PD2	sin conexión		Sin conexión	—	—
55	PB3	/CHRG_STAT	R69 100k → /3V3 · U14.8 (CHRG)	CHRG del LTC4040 (colector abierto, R69): LOW = cargando	GPIO · EXTI3	PIN_CHRG_STAT
56	PB4	/CHRG_FAULT	R70 100k → /3V3 · U14.9 (FAULT)	FAULT del LTC4040 (colector abierto, R70): LOW = falla o pausa por la NTC	GPIO · EXTI4	PIN_CHRG_FAULT
57	PB5	/BYP_CTRL	R31 1k → /Q5_BASE	Bobina de K1 por Q5: LOW = relevador suelto (F9P → módem directo, a prueba de fallas)	GPIO	PIN_BYP_CTRL
58	PB6	/I2C_SCL	R33 4.7k → /3V3 · U1.12 (SCx) · U5.13 (SCL/SCLK) · U6.2 (SCL) · U8.1 (SCL) · U11.14 (SCL) · U12.1 (SCL)	Bus I²C1 (SCL); pull-up R33 4.7 k	I2C1_SCL AF4	PIN_I2C_SCL
59	PB7	/I2C_SDA	R34 4.7k → /3V3 · U1.2 (SDx) · U5.14 (SDA/VSS) · U6.1 (SDA) · U8.6 (SDA) · U11.15 (SDA) · U12.6 (SDA)	Bus I²C1 (SDA); pull-up R34 4.7 k	I2C1_SDA AF4	PIN_I2C_SDA
60	BOOT0	/BOOT0	R35 10k → GND · SW1.2	BOOT0: R35 10 k a GND; SW1 lo sube a 3V3 (DFU)	BOOT0	—
61	PB8	/SER_IRQ	R36 10k → /3V3 · U5.15 (~IRQ)	IRQ del SC16IS752 (U5), drenador abierto, R36 10 k	GPIO · EXTI8	PIN_SER_IRQ
62	PB9	/ACC_INT1	U1.5 (INT1)	INT1 del acelerómetro SC7A20 (U1): despertar por movimiento desde STOP	GPIO · EXTI9	PIN_ACC_INT1
63	VSS	GND	(185 nodos)	Tierra	—	—
64	VDD	/3V3	(55 nodos)	Alimentación	—	—

Bus I²C1:

Dirección (7 bits)	Ref	Pieza	Para qué	Cómo se fija
0x18	**U1**	SC7A20TR	Acelerómetro de 3 ejes: vibración y despertar por movimiento (INT1 → PB9)	SDO a GND
0x20	**U11**	PCF8574	Expansor: medidor de batería D17–D14 (P0–P3) y LED RGB externo J10 (P4–P6); P7 libre. Solo hunde corriente	A0–A2 a GND
0x44	**U6**	SHT40-AD1B	Temperatura y humedad del aire	fija (variante AD1B)
0x48	**U12**	TMP102	Temperatura junto al cargador (U14/L3)	ADD0 a GND
0x49	**U8**	TMP102	Temperatura junto al zócalo del módem	ADD0 a 3V3

Dirección (7 bits)	Ref	Pieza	Para qué	Cómo se fija
0x4D	**U5**	SC16IS752IPW	UART doble: canal A → RS-485 (U7), canal B → RS-232 (U10) o TTL (J14)	A1 = A0 = GND (0x48 chocaría con el TMP102)

Bus I²C1 en PB6 (SCL) / PB7 (SDA), pull-ups R33 / R34 de 4.7 k a /3V3, todo a 3.3 V.

7. Conectores y pinouts

Conector	Pieza	Huella	Para qué	Notas
J1	RESET-EXT	JST_XH_B2B-XH-A_1x02_P2.50mm_Vertical (THT)	Botón de reset externo	
J2	CUTOFF-SW	JST_XH_B2B-XH-A_1x02_P2.50mm_Vertical (THT)	Interruptor de corte (externo)	JP2 en paralelo (abierto): puente de banco
J3	FAN 2-pin	JST_XH_B2B-XH-A_1x02_P2.50mm_Vertical (THT)	Ventilador (2 hilos)	Q1 conmuta el retorno (PA6)
J4	PANEL_LED	JST_XH_B2B-XH-A_1x02_P2.50mm_Vertical (THT)	LED de panel	
J5	BATT-1S4P+NTC	JST_XH_B3B-XH-A_1x03_P2.50mm_Vertical (THT)	Paquete de batería 1S4P con NTC	NTC 10 k B3380 en el paquete
J6	HR911105A	RJ45_Hanrun_HR911105A_Horizontal (THT)	Ethernet (RJ45 con magnéticos y LEDs)	Hanrun HR911105A: magnéticos y LEDs (LINK = 9/10, ACT = 11/12), ánodos por R22/R21 330 Ω; sin PoE. Keep-out de vaciados debajo
J7	USB-C DFU	USB_C_Receptacle_GCT_USB4085 (THT)	USB-C del MCU (DFU y consola)	También alimenta el MCU por D8 (DFU sin fuente)
J8	XBEE-ROW-1 (VCC/DOUT/DIN)	PinSocket_1x10_P2.00mm_Vertical (THT)	4G NTRIP Master, fila 1 (zócalo XBee)	Paso 2.00 mm. El zócalo XBee es de 3.3 V: nunca 5 V
J9	XBEE-ROW-2	PinSocket_1x10_P2.00mm_Vertical (THT)	4G NTRIP Master, fila 2 (zócalo XBee)	Paso 2.00 mm
J10	RGB_LED_EXT	JST_XH_B4B-XH-A_1x04_P2.50mm_Vertical (THT)	LED RGB externo (ánodo común)	Pin 1 = ánodo común a /3V3; U11 hunde la corriente
J11	RS485_OUT	PhoenixContact_MC_1,5_3-G-3.5_1x03_P3.50mm_Horizontal (THT)	RS-485 del cliente	A / B / GND. JP6 conecta la terminación de 120 Ω (R71)
J12	RS232_OUT	PhoenixContact_MC_1,5_3-G-3.5_1x03_P3.50mm_Horizontal (THT)	RS-232 del cliente	
J13	USB-C	USB_C_Receptacle_GCT_USB4085 (THT)	USB-C del módem (servicio)	Solo al USB de servicio del módem; no alimenta la tarjeta
J14	TTL_UARTB	PinHeader_1x04_P2.54mm_Vertical (THT)	UART-B TTL 3.3 V	Toma TTL del canal B. No usar junto con el RS-232 (J12): comparten SER_RXB
J15	GX16-5	TerminalBlock_Phoenix_MKDS-1,5-5_1x05_P5.00mm_Horizontal (THT)	Alimentación del vehículo e ignición (arnés GX16-5)	Clema Phoenix MKDS de 5 polos; mismo orden de pines en V5.5, V5.6, V5.7 y v6
J16	5V-IN-SD15B05	JST_XH_B2B-XH-A_1x02_P2.50mm_Vertical (THT)	5 V de la Mean Well SD-15B-05	Solo 5 V regulados: entra directo a /VEH5V

J15 (alimentación del vehículo e ignición). Es una clema Phoenix MKDS de 5 polos que recibe el arnés del conector GX16-5 del gabinete. **El orden es el mismo en V5.5, V5.6, V5.7 y v6**, así que el arnés no cambia (pinout de la V5.6):

- pin 1 = + del vehículo;
- pines 2 y 4 = GND;
- pin 3 = ignición;
- pin 5 = sin conexión.

La serigrafía de la V5.6 dice «IGN 24V».

MOD1 (simpleRTK2B Pro en los conectores UNO). Solo se usan estos pines del escudo (generado del netlist):

Pin de MOD1	Señal del simpleRTK2B	Red	A dónde va
2	IOREF	`/3V3`	(55 nodos)
5	5V	`/SW_5V`	C68 220uF/16V polymer → GND · C69 22uF → GND · Q4.3 (D)
6	GND	`GND`	(185 nodos)
7	GND	`GND`	(185 nodos)
15	TX1_D0	`/GNSS_RX`	U3.17 (PA3)
16	RX1_D1	`/GNSS_TX`	U3.16 (PA2)

Pin de MOD1	Señal del simpleRTK2B	Red	A dónde va
17	RX2_D2	/DOUT_4G	J8.2 · R41 1k → /RTCM_TAP
23	TX2_D8	/USART1_RX	K1.1 · R27 22k → /3V3 · U3.43 (PA10)
29	GND	GND	(185 nodos)

K1 (puente a prueba de fallas y modo B). G5V-1 de 5 V, bobina entre `/SYS5V` y `/KCOIL` (Q5 ← PB5; D4 de rueda libre). El común (pines 5/6) es el RX del módem (`/DIN_4G`):

- NC (pin 1) = TX2 del F9P;
- NA (pin 10) = PA9.

Sin bobina (K1 suelto), el F9P le habla directo al módem; con bobina (modo B), le habla el MCU.

> **Zócalo XBee de 3.3 V**
>
> J8 y J9 son de paso 2.00 mm y llevan 3.3 V (`/3V3_MODEM`), no 5 V. El 4G NTRIP Master tiene un puerto USB-XBee propio que no se conecta en servicio. El USB de servicio del módem es J13.

Pines por conector (generado del netlist):

J1 — Botón de reset externo (RESET-EXT)

Pin(es)	Red	Función
1	/NRST	Reset del MCU (botón externo a GND)
2	GND	Tierra

J2 — Interruptor de corte (externo) (CUTOFF-SW)

Pin(es)	Red	Función
1	/MAIN5V	Salida del LTC4040 (VSYS) hacia el interruptor de corte
2	/SYS5V	Regreso del interruptor de corte: alimenta todo lo demás

J3 — Ventilador (2 hilos) (FAN 2-pin)

Pin(es)	Red	Función
1	/5V_FAN	5 V del ventilador desde U15 (MP1584, desde /24V)
2	/FAN_RET	Retorno del ventilador (Q1 lo baja a GND)

J4 — LED de panel (PANEL_LED)

Pin(es)	Red	Función
1	/LED_A	Ánodo del LED de panel (R1 120 Ω a 3V3; D1 en la tarjeta)
2	/LED_K	Cátodo del LED de panel (Q2 lo baja a GND)

J5 — Paquete de batería 1S4P con NTC (BATT-1S4P+NTC)

Pin(es)	Red	Función
1	/BAT_PLUS	Positivo del paquete 1S4P
2	GND	Tierra
3	/NTC	NTC del paquete: al pin NTC del LTC4040 (U14.17) y, dividida, a PC5

J6 — Ethernet (RJ45 con magnéticos y LEDs) (HR911105A)

Pin(es)	Red	Función
1	/ETH_TXP	Par TX + (U2.2) (TD+)
2	/ETH_TXN	Par TX – (U2.1) (TD-)
3	/ETH_RXP	Par RX + (U2.6) (RD+)
4	/3V3_ETH	Derivación central TX (TCT) a /3V3_ETH (TCT)

Pin(es)	Red	Función
5	/ETH_RCT	Derivación central RX (RCT): C15 6.8 nF y R9/R10 49.9 Ω (RCT)
6	/ETH_RXN	Par RX – (U2.5) (RD-)
7	sin conexión	sin conexión (NC)
8	sin conexión	sin conexión
9	/ETH_LNK_A	Ánodo del LED LINK (R22 330 Ω)
10	/ETH_LINKLED	Cátodo del LED LINK ← U2.25
11	/ETH_ACT_A	Ánodo del LED ACT (R21 330 Ω)
12	/ETH_ACTLED	Cátodo del LED ACT ← U2.27
SH	GND	Tierra

J7 — USB-C del MCU (DFU y consola) (USB-C DFU)

Pin(es)	Red	Función
A1, B1, SH, A12, B12	GND	Tierra (GND / SHIELD)
A4, A9, B4, B9	/DFU_VBUS	VBUS del USB del MCU (alimenta /LDO_IN por D8) (VBUS)
A5	/DFU_CC1	CC1: R39 5.1 k a GND (dispositivo) (CC1)
A6, B6	/DFU_DP	USB D+ del MCU (PA12) (D+)
A7, B7	/DFU_DM	USB D– del MCU (PA11) (D-)
B5	/DFU_CC2	CC2: R38 5.1 k a GND (dispositivo) (CC2)

J8 — 4G NTRIP Master, fila 1 (zócalo XBee) (XBEE-ROW-1 (VCC/DOUT/DIN))

Pin(es)	Red	Función
1	/3V3_MODEM	VCC del módem: 3.33 V de U13 (AP64350)
2	/DOUT_4G	TX del módem: RTCM3 → RX2 del F9P (MOD1 D2) y, por R41, a PC7
3	/DIN_4G	RX del módem ← común de K1 (suelto: TX2 del F9P; activado: PA9)
4, 10	GND	Tierra
5	/MODEM_RST	RESET del módem: SW3 a GND y PC1 por R43 1 k
6	/USB_VBUS	VBUS del USB de servicio del módem (a J8.6)
7	/USB_DP	USB D+ del módem (a J8.7, D20 ESD)
8	/USB_DM	USB D– del módem (a J8.8, D20 ESD)
9	sin conexión	sin conexión

J9 — 4G NTRIP Master, fila 2 (zócalo XBee) (XBEE-ROW-2)

Pin(es)	Red	Función
1, 6, 10	GND	Tierra
2	sin conexión	sin conexión
3	/XBEE_ONSLP	ON/SLEEP del módem (R37 a PC4, sin montar)
4	sin conexión	sin conexión
5	sin conexión	sin conexión
7	/3V3_MODEM	VCC del módem: 3.33 V de U13 (AP64350)
8	/MODEM_LED	LED del módem: D13 (R49 1 k) y PC2 (R48 10 k)
9	sin conexión	sin conexión

J10 — LED RGB externo (ánodo común) (RGB_LED_EXT)

Pin(es)	Red	Función
1	/3V3	3.3 V (salida para el accesorio)
2	/RGBR_K	Cátodo rojo (R54 120 Ω ← U11.P4)
3	/RGBG_K	Cátodo verde (R53 120 Ω ← U11.P5)

Pin(es)	Red	Función
4	/RGBB_K	Cátodo azul (R52 120 Ω ← U11.P6)

J11 — RS-485 del cliente (RS485_OUT)

Pin(es)	Red	Función
1	/RS485_A	RS-485 A (+); terminación R71 120 Ω con JP6
2	/RS485_B	RS-485 B (–)
3	GND	Tierra

J12 — RS-232 del cliente (RS232_OUT)

Pin(es)	Red	Función
1	/RS232_TX	RS-232 TX (T1OUT de U10)
2	/RS232_RX	RS-232 RX (R1IN de U10)
3	GND	Tierra

J13 — USB-C del módem (servicio) (USB-C)

Pin(es)	Red	Función
A1, B1, SH, A12, B12	GND	Tierra (GND / SHIELD)
A4, A9, B4, B9	/USB_VBUS	VBUS del USB de servicio del módem (a J8.6) (VBUS)
A5	/USB_CC1	CC1: R72 5.1 k a GND (dispositivo) (CC1)
A6, B6	/USB_DP	USB D+ del módem (a J8.7, D20 ESD) (D+)
A7, B7	/USB_DM	USB D– del módem (a J8.8, D20 ESD) (D-)
B5	/USB_CC2	CC2: R73 5.1 k a GND (dispositivo) (CC2)

J14 — UART-B TTL 3.3 V (TTL_UARTB)

Pin(es)	Red	Función
1	/3V3	3.3 V (salida para el accesorio)
2	/SER_TXB	UART-B TX, 3.3 V (TTL)
3	/SER_RXB	UART-B RX, 3.3 V (TTL); comparte la red con la salida R1OUT de U10
4	GND	Tierra

J15 — Alimentación del vehículo e ignición (arnés GX16-5) (GX16-5)

Pin(es)	Red	Función
1	/24V_IN	Entrada del vehículo (24 V nominal): solo ventilador; el resto de la tarjeta sale de J16
2, 4	GND	Tierra
3	/IGN_IN	Ignición cruda del vehículo (R15 22 k al divisor de PA5)
5	sin conexión	sin conexión

J16 — 5 V de la Mean Well SD-15B-05 (5V-IN-SD15B05)

Pin(es)	Red	Función
1	/VEH5V	5 V de la Mean Well SD-15B-05 externa (5.2–5.4 V)
2	GND	Tierra

8. Esquemático

El esquemático de la V5.6 es **una sola hoja A1** (841 × 594 mm). Los bloques están marcados en el dibujo:

- M: puertos serie;
- N: Ethernet;
- O: expansor I/O;
- P: MCU;
- «4G NTRIP MASTER».

También trae las notas de la ECO de la V5.6, de T31 y del acelerómetro. El recuadro vacío «SMT32411 Blackpill 3.0» es un resto de la v3 y no tiene piezas.

Para verlo completo, con zoom, está el PDF del esquemático. Abajo va la hoja entera y la misma hoja en cinco partes, cada una con las piezas principales que contiene.

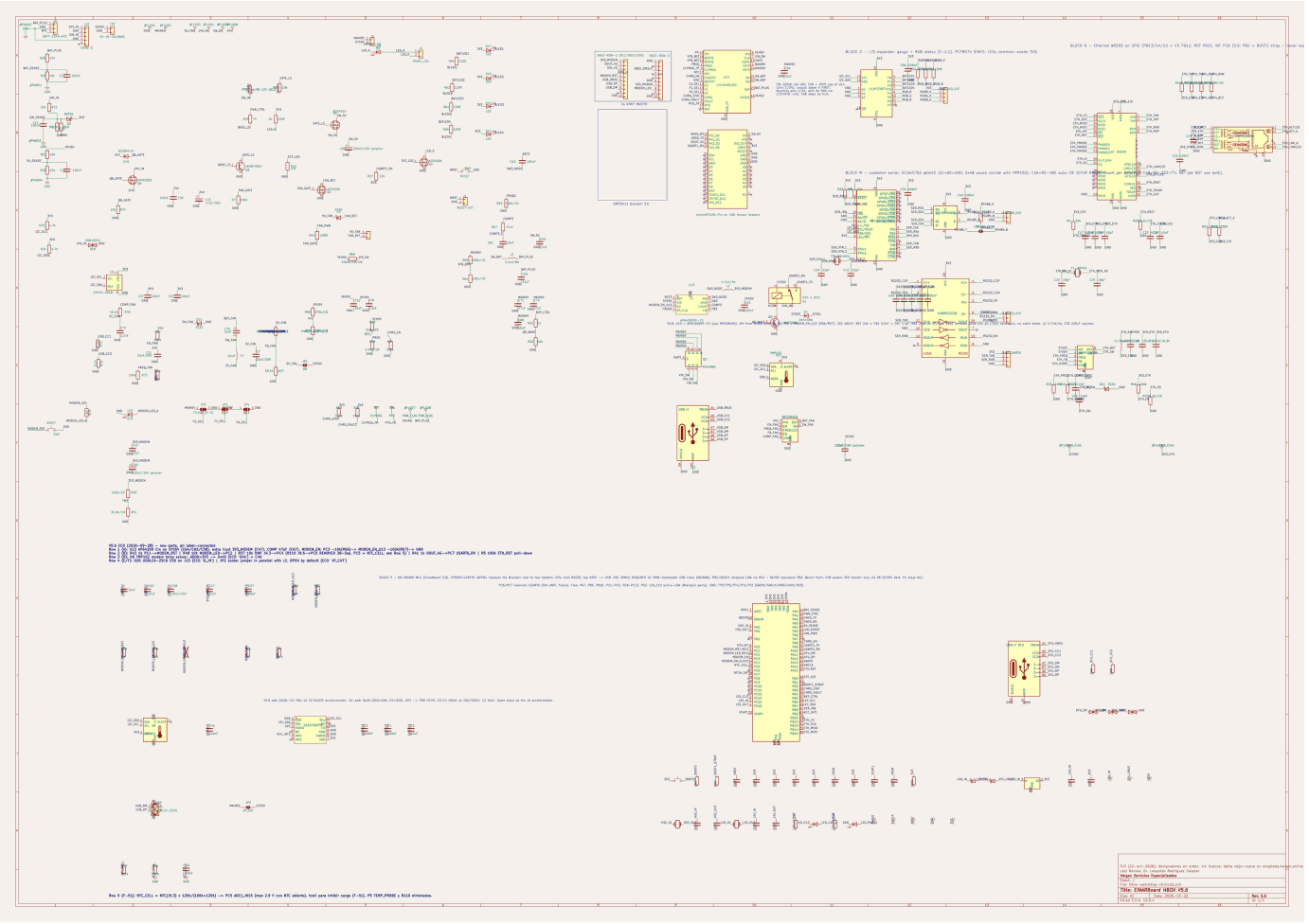


Figura 8.1. La hoja completa (A1). Clic para abrirla en grande; para leerla con detalle, el PDF.

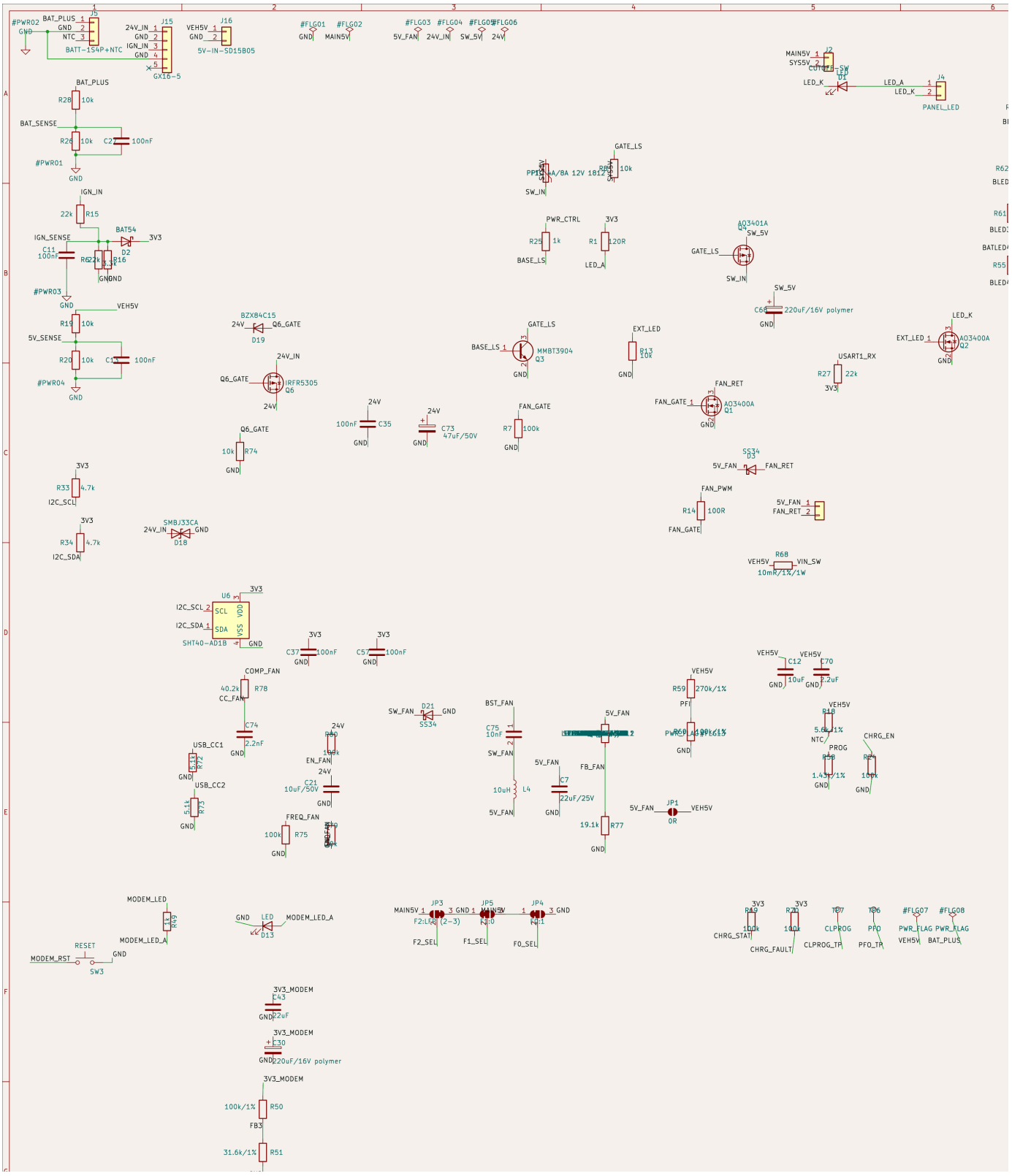


Figura 8.2. Parte 1 (arriba a la izquierda): la entrada del vehículo (J15, D18, Q6), J16 y la ignición; el paquete (J5) con sus divisores; el corte (J2); el LED de panel (J4, Q2) y el ventilador (J3, Q1, L4); la etapa RTK (F1, Q3, Q4); U6 (SHT40) y SW3 (reset del módem).

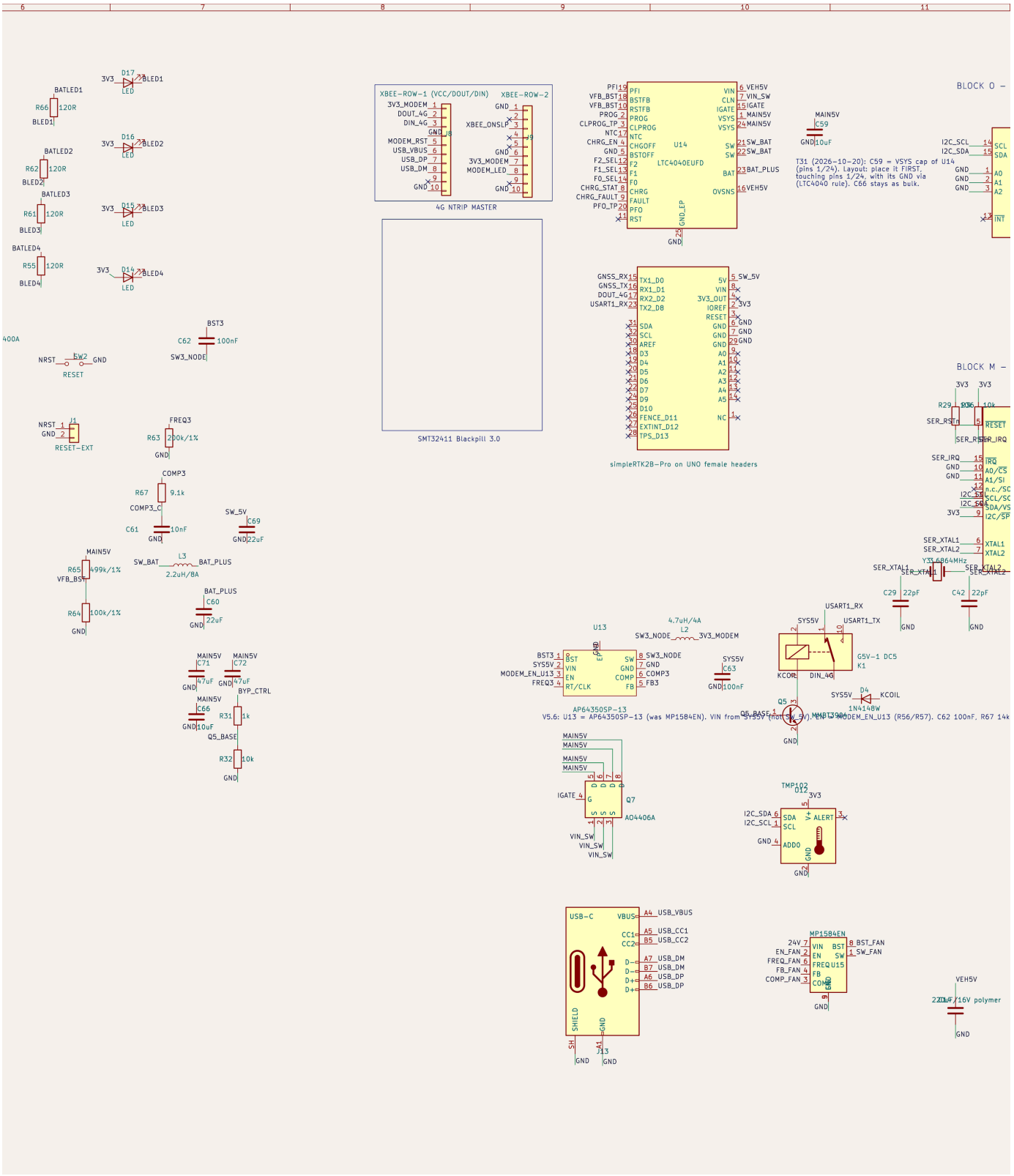


Figura 8.3. Parte 2 (arriba, centro): los zócalos del 4G NTRIP Master (J8, J9) y del simpleRTK2B (MOD1); el cargador U14 con Q7 y L3; la fuente del módem U13 con L2; K1 con Q5; el USB del módem (J13); U12 (TMP102 del cargador); el buck del ventilador U15; SW2 y J1 (reset) y Y3.

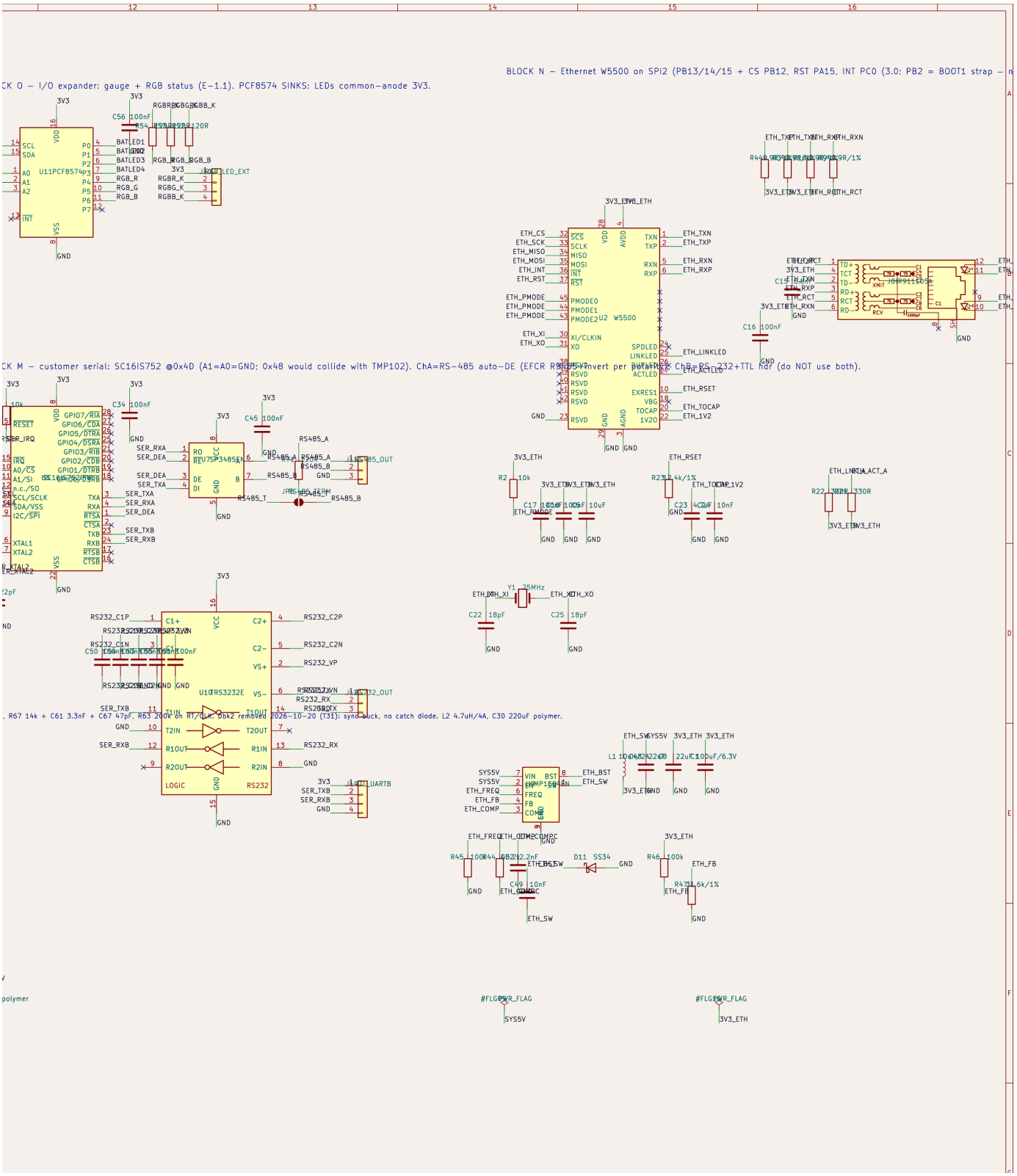


Figura 8.4. Parte 3 (arriba a la derecha): el expansor U11 (medidor de batería y RGB J10); la UART doble U5 con RS-485 (U7, J11), RS-232 (U10, J12) y TTL (J14); Ethernet: U2 con Y1 y J6, y su fuente U9 con L1.

Figura 8.5. Parte 4 (abajo a la izquierda): las notas de la ECO de la V5.6, el acelerómetro U1, U8 (TMP102 del módem) y capacitores de los rieles.

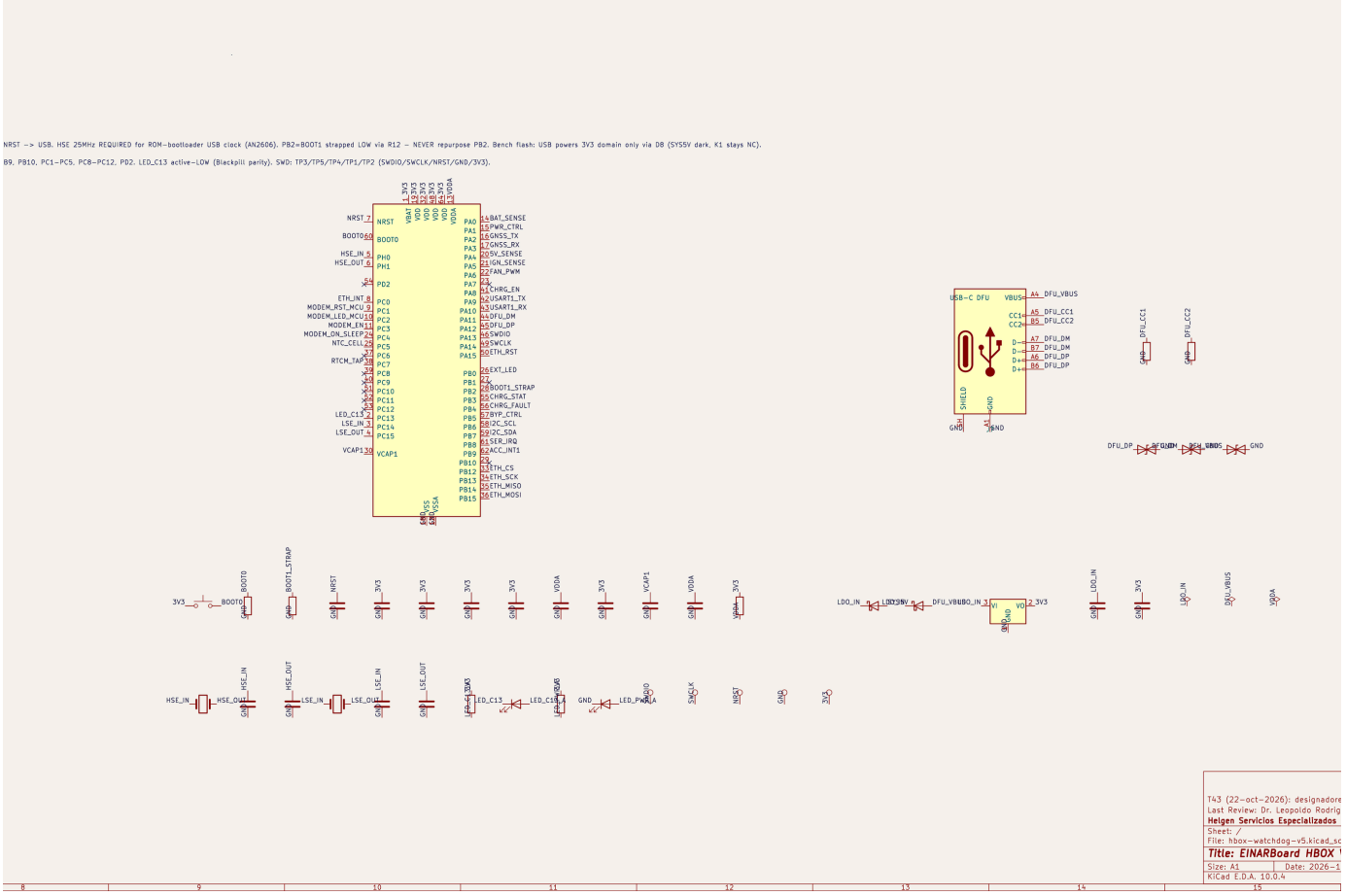


Figura 8.6. Parte 5 (abajo, centro): el MCU U3 con Y2 y Y4, el USB-C del DFU (J7), SW1 (BOOT0) y el LDO U4.

9. PCB

9.1 Stack-up y capas

Capa	Tipo	Espesor	Material / εr
F.Mask	Top Solder Mask	0.01 mm	—
F.Cu	copper	0.035 mm	cobre
dielectric 1	prepreg	0.2104 mm	7628, εr 4.4
In1.Cu	copper	0.0175 mm	cobre
dielectric 2	core	1.065 mm	FR4, εr 4.6
In2.Cu	copper	0.0175 mm	cobre
dielectric 3	prepreg	0.2104 mm	7628, εr 4.4
B.Cu	copper	0.035 mm	cobre
B.Mask	Bottom Solder Mask	0.01 mm	—
Total		**1.61 mm**	acabado: sin fijar en el archivo (ENIG en el pedido)

Capa	Zona	Qué es
F.Cu	`GND`	vaciado de GND en la cara superior
F.Cu, B.Cu, In1.Cu, In2.Cu	keep-out «MAGJACK_NO_POUR»	sin vaciados bajo el RJ45 con magnéticos (J6)
B.Cu	`GND`	vaciado de GND en la cara inferior
In1.Cu	`GND`	plano de GND sólido: referencia de todas las pistas de F.Cu
In2.Cu	`/3V3`	plano de /3V3

Vías: 395 en total, 194 de ellas de GND: 268 de 0.8/0.3 mm y 118 de 0.6/0.3 mm y 8 de 0.8/0.4 mm y 1 de 0.5/0.3 mm. T30 dobló las vías en cada cambio de capa de potencia. Las vías únicas que quedan son las aceptadas el 19 y el 21 de octubre.

Pistas por capa. In1 es el plano de GND: la referencia de las pistas de F.Cu.

- Los tramos que pasan por In1 son señales lentas: `/IGN_IN` de 0.3 mm (T42a), las líneas del módem hacia el MCU y los LEDs del medidor.
- In2 es el plano de /3V3 y lleva los buses serie y las señales del cargador.

Capa	Tramos	Pistas (mm)	Redes con más pista en la capa
F.Cu	1564	3422	`GND` 280 · `/SW_5V` 229 · `/SYS5V` 188 · `/3V3` 147 · `/MAIN5V` 110 · `/3V3_MODEM` 101
In1.Cu	131	834	`/IGN_IN` 116 · `/MODEM_LED_MCU` 89 · `/RTCM_TAP` 74 · `/MODEM_RST_MCU` 70 · `/BATLED4` 61 · `/BATLED3` 57
In2.Cu	193	1268	`/SER_TXB` 150 · `/SER_RXB` 133 · `/NTC` 99 · `/CHRG_FAULT` 94 · `/CHRG_STAT` 90 · `/SW_IN` 86
B.Cu	377	1581	`/VEH5V` 143 · `/BAT_PLUS` 131 · `/3V3_ETH` 115 · `/I2C_SCL` 112 · `/I2C_SDA` 104 · `/RS485_A` 69

9.2 Distribución

Es la placa de la V5.5, de 140 × 100 mm, con sus barrenos de producción (T25) menos el de la abrazadera. De norte a sur:

- **Borde norte:** fila de JST de 2.5 mm: J1 (reset externo), J16 (5 V), J2 (corte), J3 (ventilador), J4 (LED de panel) y J5 (paquete), con F1 entre J2 y J3.
- **Noroeste:** Ethernet: J6, U2 y Y1. U1 (acelerómetro) queda en la esquina, cerca de J1.
- **Oeste:** J7 (USB del MCU), SW1 (BOOT0) y SW2 (RESET), y U4 (LDO 3V3).
- **Centro-norte:** U3 (MCU). Y2 (HSE) y Y3 (cristal de U5) quedan a su derecha, a unos 18 mm; viene así de la V5.5, que arranca bien. U6 (SHT40) va debajo del MCU.
- **Centro-este:** la columna U5 → U7 → U10 → U11 (UART doble, RS-485, RS-232, expansor). K1 queda arriba de ella.
- **Noreste:** el buck del ventilador (U15, L4) y Q4, el interruptor de la etapa RTK. `/SW_5V` corre de Q4 a MOD1.5 por F.Cu.
- **Este:** el zócalo XBee (J8/J9), con U8 (TMP102 del módem) entre las dos filas, SW3 (reset del módem) y J10 (RGB).

- **Sureste:** la energía: U14 (LTC4040), L3, R68 (Kelvin), Q7, D18, Q6 y U12 (TMP102 del cargador). Al centro-sur, U13 y L2 (fuente del módem).
- **Borde sur:** J11 (RS-485), J12 (RS-232), J13 (USB del módem) y J15 (vehículo).
- **Suroeste:** el campo del simpleRTK2B (MOD1, solo piezas SMD debajo) y J14 (TTL) en la esquina.
- **Centro:** U9 (fuente de Ethernet), a 35 mm de su bobina L1, que quedó en el noreste (R13, §13.5).

9.3 Capas de cobre

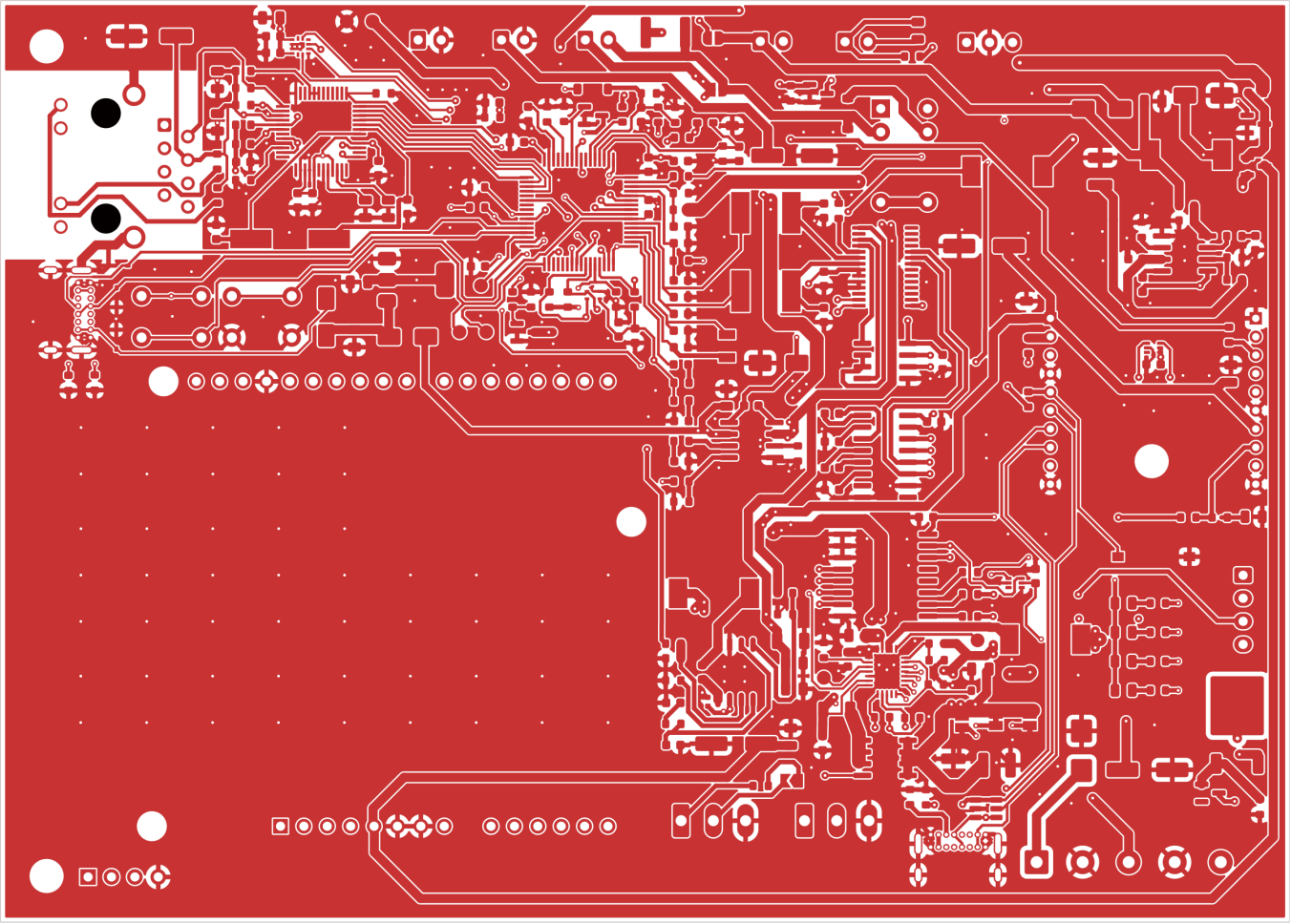


Figura 9.1. F.Cu (cara superior): vaciado de GND, pistas y pads. Aquí va casi todo, la potencia incluida (3 422 mm de pistas).

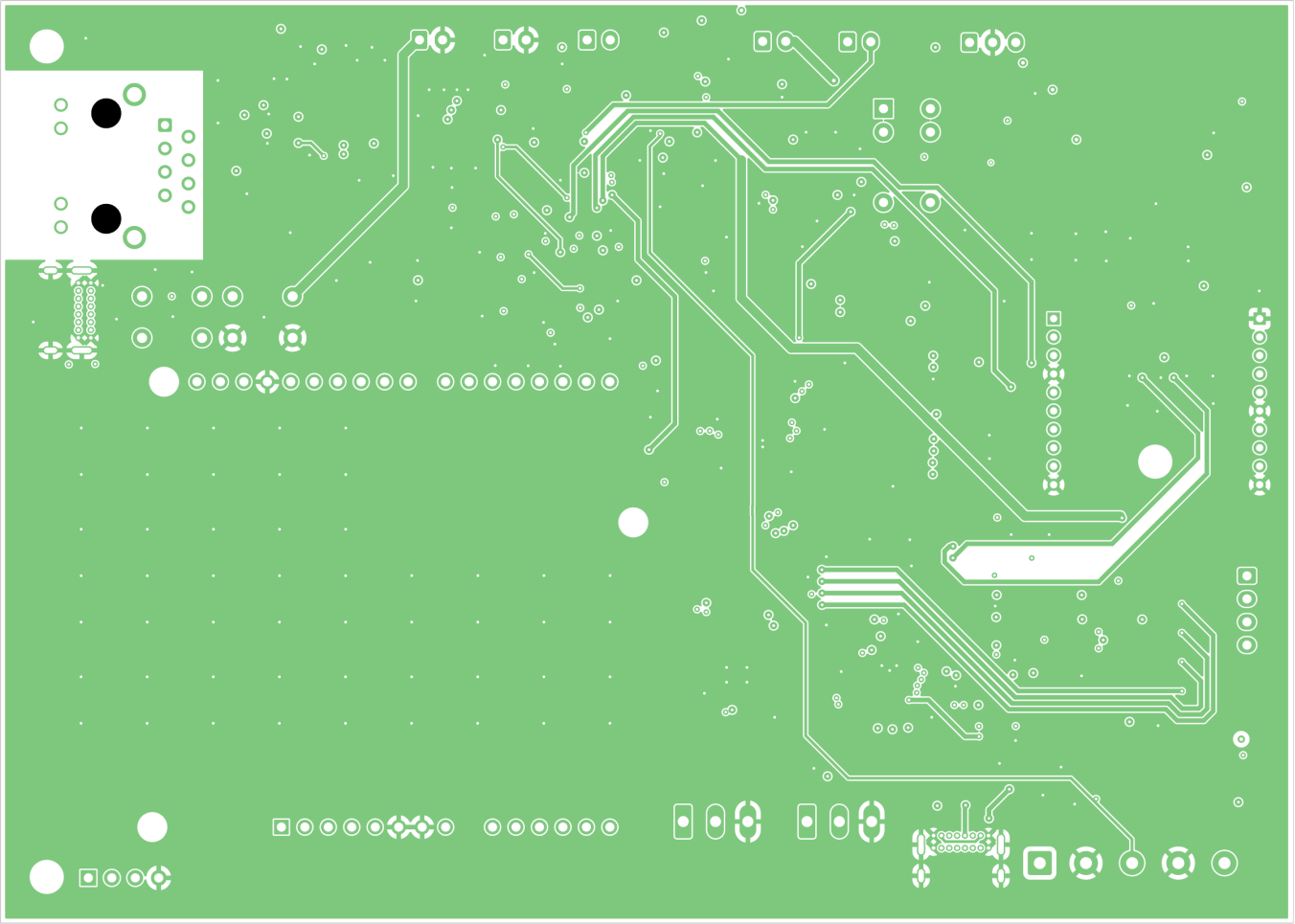


Figura 9.2. In1.Cu: plano de GND. Los cortes blancos son las pistas que pasan por esta capa (834 mm, señales lentas).

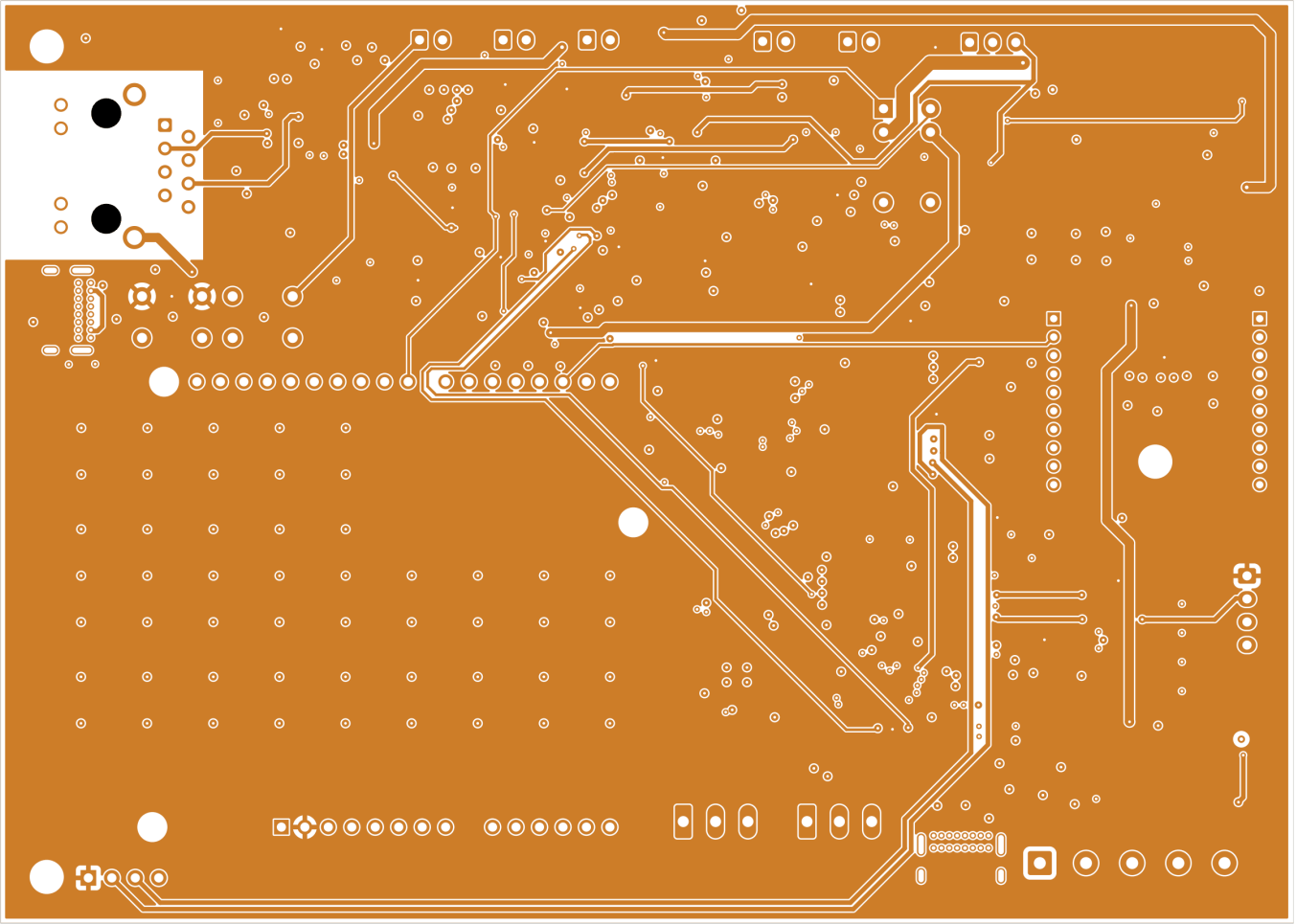


Figura 9.3. In2.Cu: plano de /3V3 con 1 268 mm de pistas (buses serie y señales del cargador).

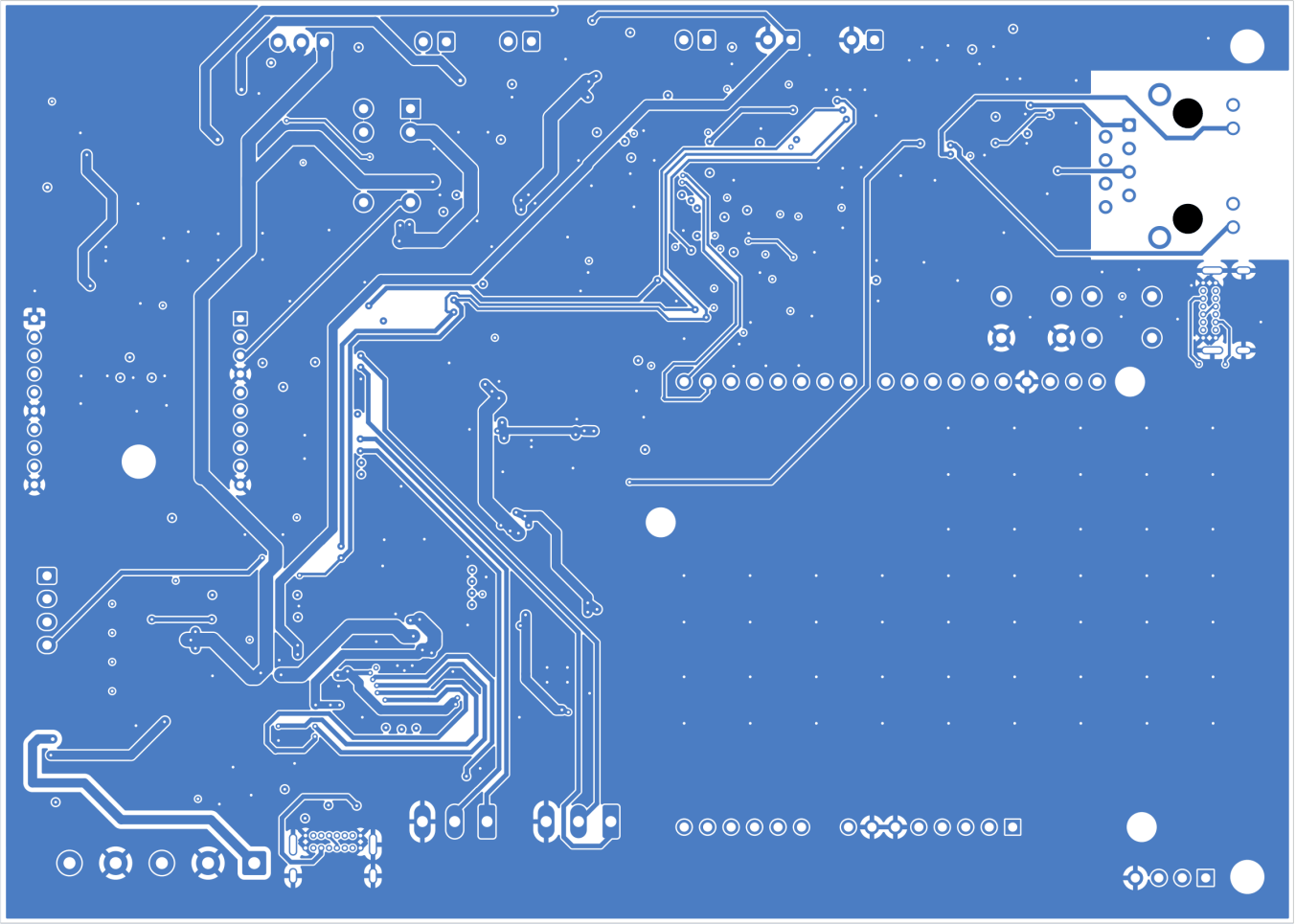


Figura 9.4. B.Cu, vista desde abajo (en espejo): vaciado de GND y 1 581 mm de pistas.

9.4 Serigrafía

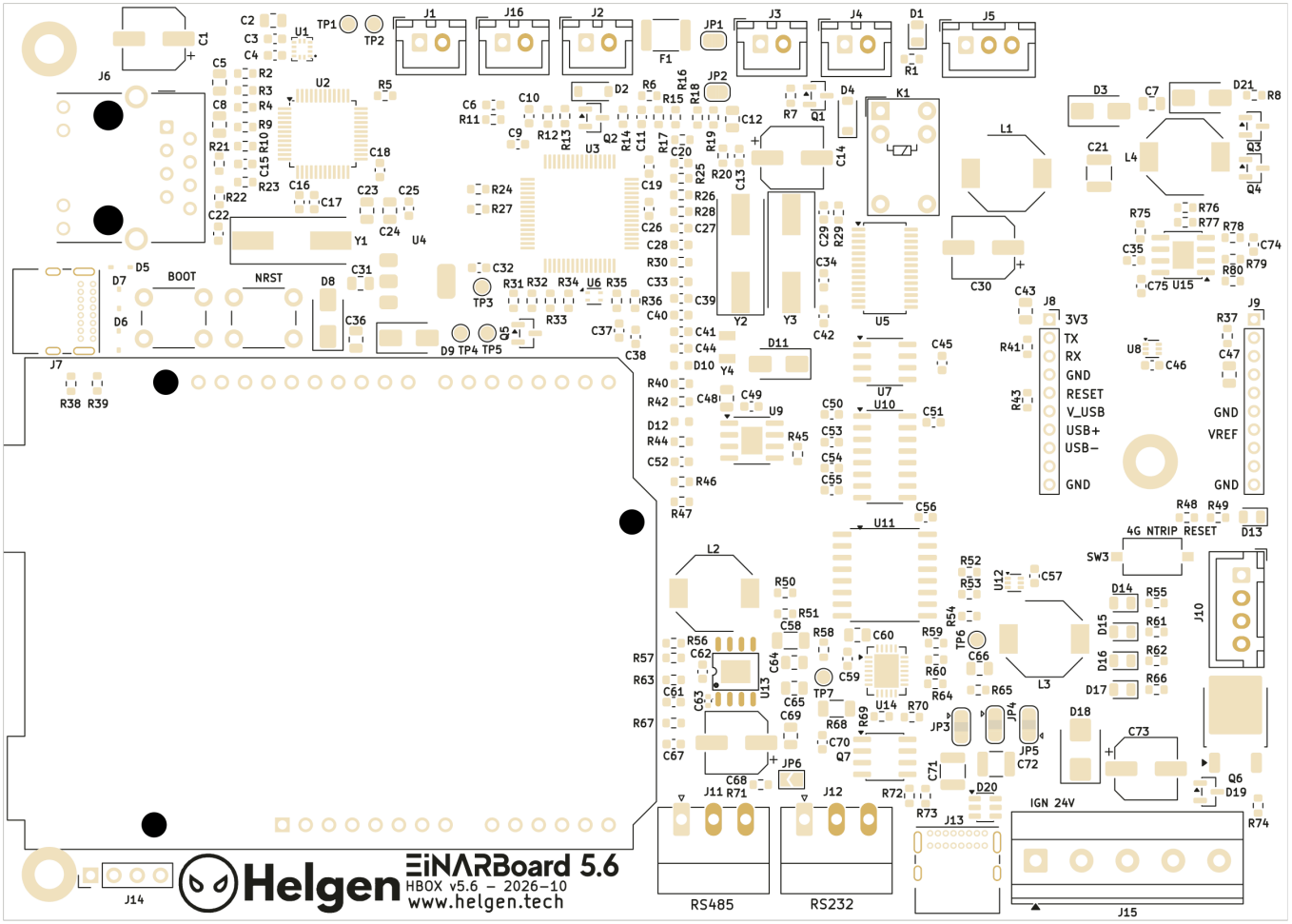


Figura 9.5. Serigrafía superior (negro) con las aberturas de máscara (dorado).

Serigrafía de hoy (T44, 23-oct; D-22-9 b): los 239 designadores visibles miden 0.8 mm con trazo de 0.15 mm, el mínimo de JLC: 113 crecieron en su lugar, 125 se recolocaron junto a su pieza y 1 ya cumplía; ninguno se quedó sin lugar. Las leyendas también llevan trazo de 0.15 mm. No se movió ninguna pieza ni se tocó el cobre (T44, §6). Después, T44b (23-oct) dejó al menos 0.40 mm entre un designador y cualquier otro texto, para que dos designadores vecinos no se lean como uno solo: movió 44 designadores más, sin pendientes. La cara inferior no lleva piezas, solo los pines de inserción; en su serigrafía solo va «MOD1» (1 mm, el designador que ya cumplía). El plano de ensamble con todos los designadores es el mapa de T43 del §9.6.

9.5 Vistas 3D

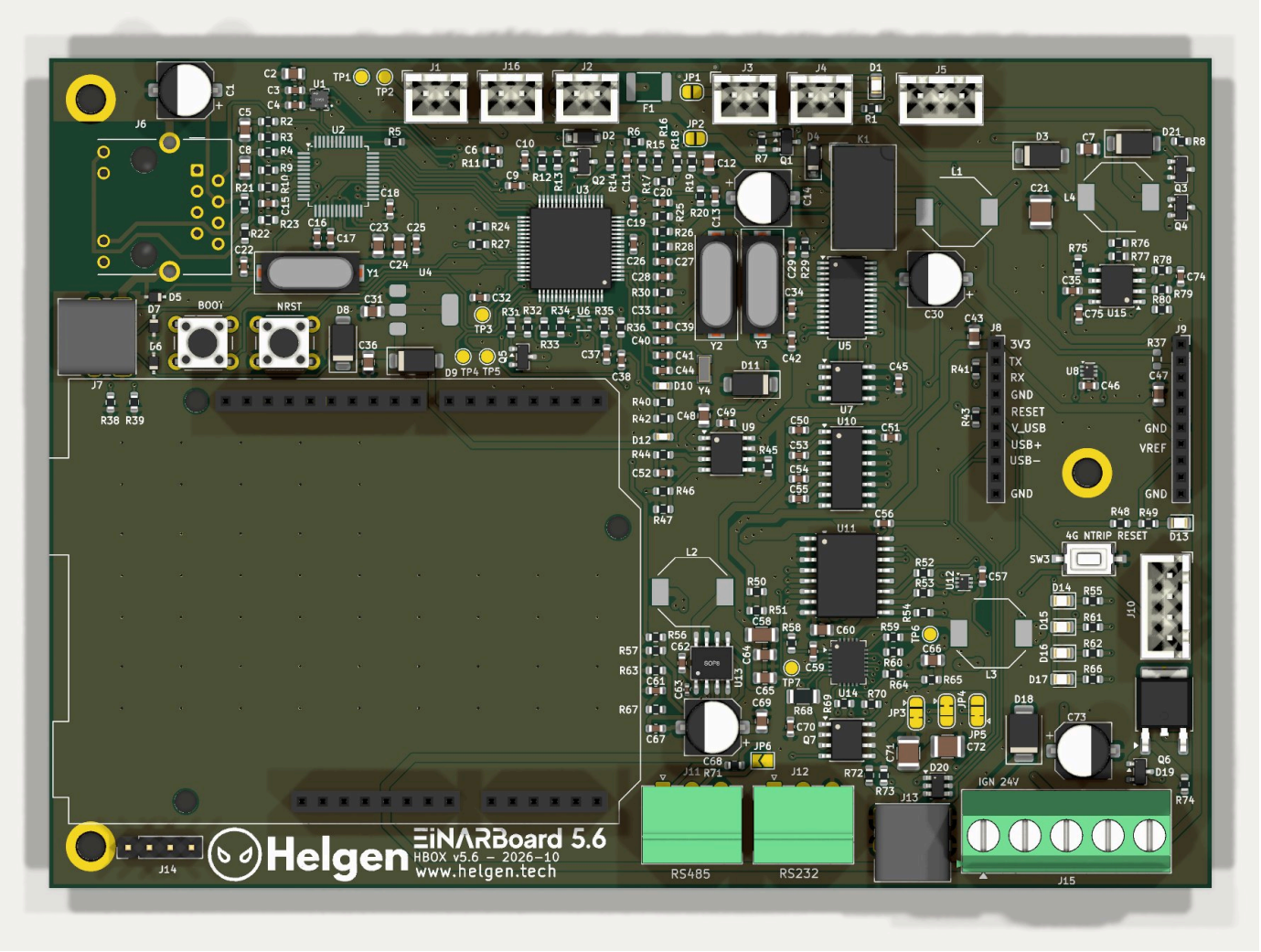


Figura 9.6. Vista 3D desde arriba (kicad-cli), sin el simpleRTK2B ni el 4G NTRIP Master, que no tienen modelo 3D.

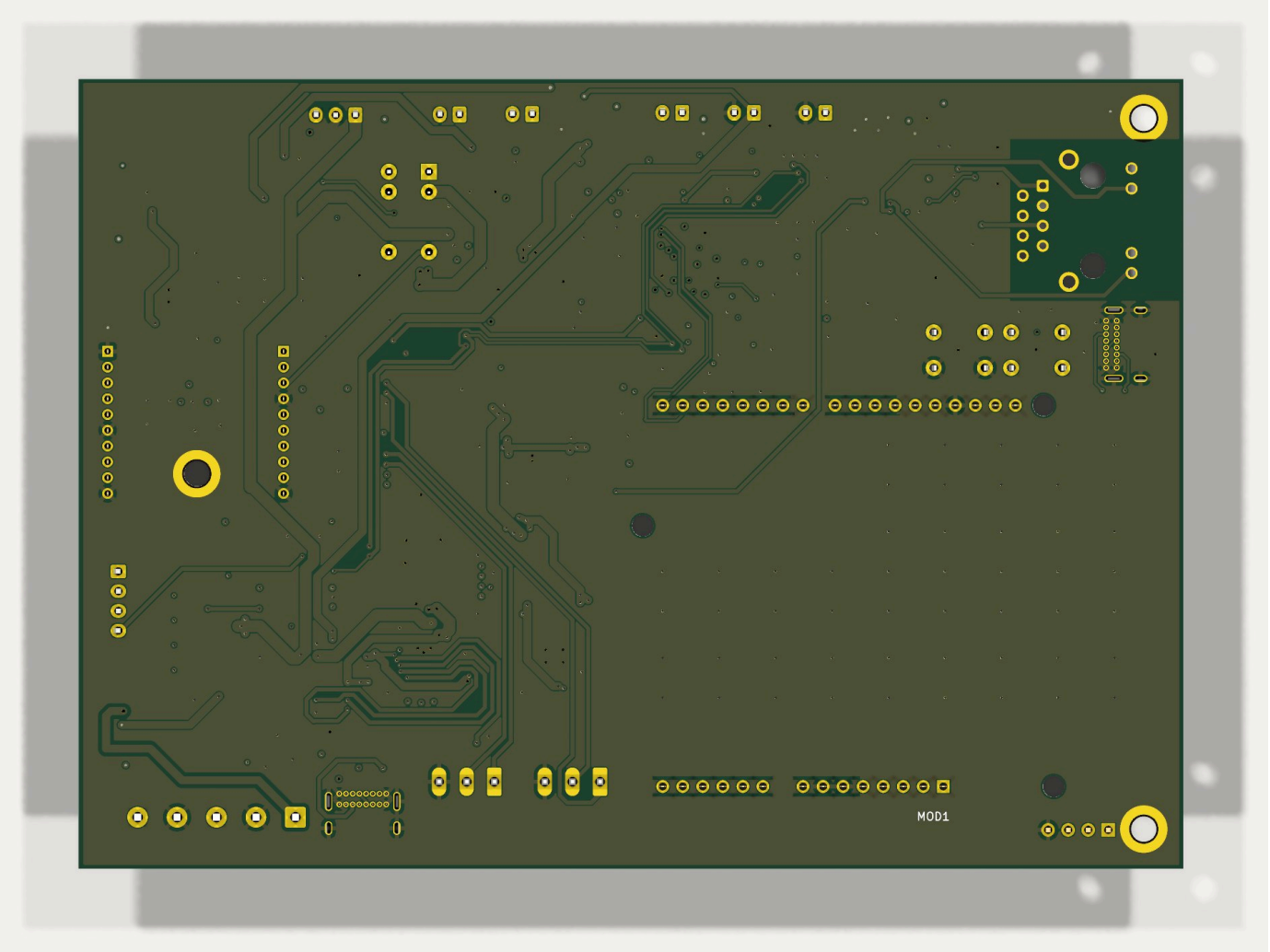


Figura 9.7. Vista 3D desde abajo: solo los pines de inserción.

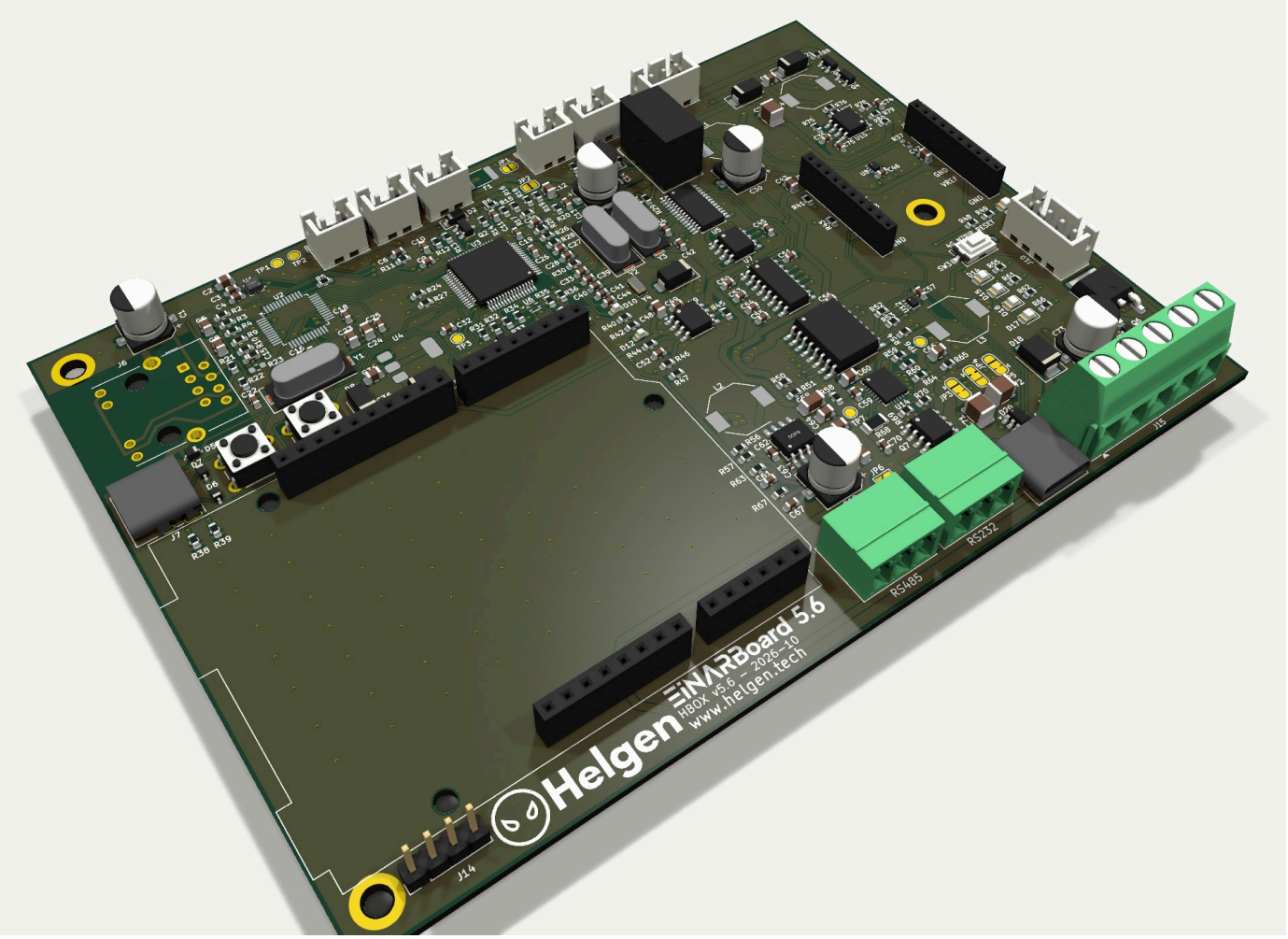
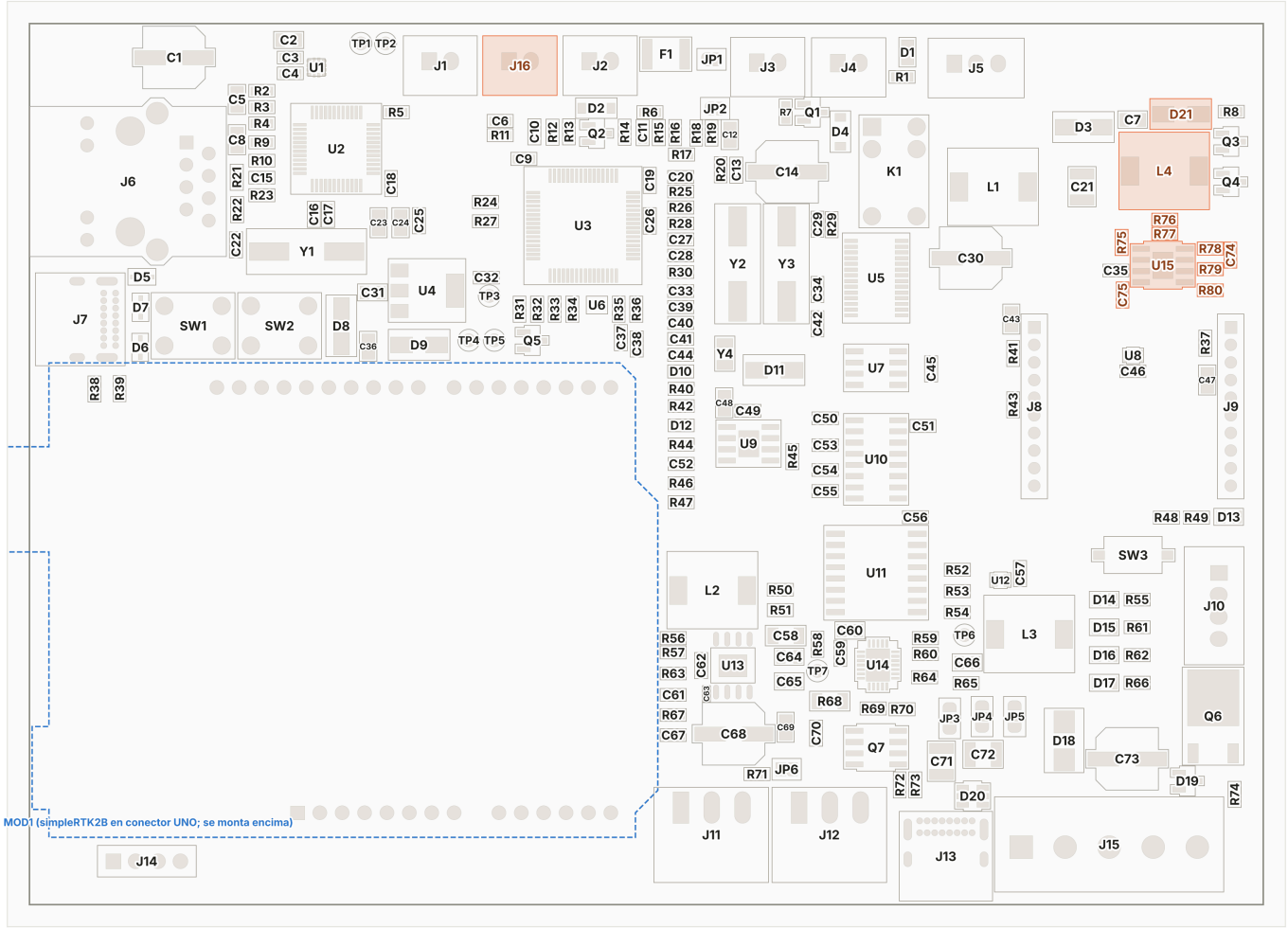


Figura 9.8. Vista isométrica.

9.6 Mapa de designadores (T43)

V5.6 — designadores nuevos (T43, 22-oct-2026)

Gris: la pieza también está en la V5.7 y lleva el mismo designador. Naranja: solo está en la V5.6; va al final de su prefijo (en la V5.7 ese número es otra pieza). Orden: renglones de 5 mm de arriba abajo, de izquierda a derecha, por la posición en la V5.6.
C1–C75 · R1–R80 · D1–D21 · J1–J16 · U1–U15 · L1–L4 · Q1–Q7 · F1 · JP1–JP6 · K1 · MH1–MH6 · MOD1 · SW1–SW3 · TP1–TP7 · Y1–Y4 · tabla viejo → nuevo en drogheda.helgen.online



10. Puntos de prueba

TP	Red	Para qué	Valor esperado	Posición (x, y) mm
TP1	`GND`	Tierra de referencia para las demás mediciones	0 V	(97.80, 42.60)
TP2	`/3V3`	3.3 V del MCU y la lógica	3.30 V (3.23–3.37)	(100.60, 42.60)
TP3	`/SWDIO`	SWD, datos (programador ST-LINK)	—	(112.37, 71.25)
TP4	`/NRST`	Reset del MCU	≈ 3.3 V; 0 V = en reset	(110.04, 76.28)
TP5	`/SWCLK`	SWD, reloj (programador ST-LINK)	—	(112.94, 76.28)
TP6	`/PFO_TP`	PFO del LTC4040 (U14.20): salida de drenador abierto, sin pull-up en la tarjeta	con 10 k a 3V3 en el banco: alto = /VEH5V bien; bajo = PFI por debajo de 4.40 V	(166.29, 109.73)
TP7	`/CLPROG_TP`	CLPROG del LTC4040 (U14.3): voltaje proporcional a la corriente de entrada	V_TP7 = 32 × V(R68): 0.8 V en el límite de 2.5 A; (V_TP7 / 32) / V_R68 ≈ 1.0 si el sensado Kelvin está bien	(149.60, 113.80)

Notas:

- **No hay conector SWD.** SWDIO (TP3), SWCLK (TP5) y NRST (TP4) son pads de 1.5 mm junto al MCU. GND (TP1) y 3V3 (TP2) están en el borde norte, junto a J1. Para programar sin USB se usan puntas de resorte o un cable soldado; el camino normal es el DFU por J7.
- **Prueba del sensado Kelvin.** Con carga, (V_TP7 / 32) / V_R68 debe dar 1.0–1.1 (banco del piloto, auditoría final, §7).

11. BOM resumen

El BOM del paquete `HBOX_v5_Rev6_PROD` coincide pieza por pieza con el esquemático (107 partidas, 226 designadores y 226 posiciones en el CPL; ninguno falta ni sobra). Lo que monta JLC excluye las piezas sin montar (DNP) y las que están fuera del BOM: puentes de soldadura, puntos de prueba y MOD1.

Familia	Colocadas	Renglones del BOM
Resistencias (R)	79	26
Capacitores (C)	75	25
Diodos, TVS y LEDs (D)	21	10
Conectores (J)	16	16
Circuitos integrados (U)	15	13
Transistores (Q)	7	5
Inductores (L)	4	4
Cristales (Y)	4	3
Botones (SW)	3	3
Fusibles (F)	1	1
Relevador (K)	1	1
Total	**226**	**107**

Un renglón del BOM es una combinación de número LCSC, valor y huella. Números LCSC distintos: 96; 8 aparecen en más de un renglón porque cambia el texto del valor (por ejemplo, «10uH» y «10uH/2A», o el mismo conector con su función como valor).

Piezas críticas:

Ref	Pieza	Función	Encapsulado	LCSC	Notas de ensamble
U3	STM32F411RET6	MCU	LQFP-64_10x10mm_P0.5mm	C94355	revisar rotación en el visor de JLC
U14	LTC4040EUFD	Cargador / respaldo de batería	QFN-24-1EP_4x5mm_P0.5mm_EP2.65x3.65mm	C687163	QFN 0.5 mm con EP: vías *Epoxy Filled & Capped* y rayos X (condición 1 del pedido)
U13	AP64350SP-13	Fuente 3.3 V del módem (/3V3_MODEM)	SO-8_L4.9-W3.9-P1.27-LS6.0-BL-EP	C2071691	revisar rotación en el visor de JLC (huella de easyeda2kicad)
U15	MP1584EN	Fuente 5 V del ventilador (desde 24 V)	SOIC-8-1EP_3.9x4.9mm_P1.27mm_EP2.29x3mm	C15051	
U9	MP1584EN	Fuente 3.3 V de Ethernet	SOIC-8-1EP_3.9x4.9mm_P1.27mm_EP2.29x3mm	C15051	
U4	TLV1117LV33	LDO 3.3 V del MCU	SOT-223-3_TabPin2	C15578	
U2	W5500	Ethernet (SPI)	LQFP-48_7x7mm_P0.5mm	C32843	
U5	SC16IS752IPW	UART doble por I^2C	TSSOP-28_4.4x9.7mm_P0.65mm	C57156	
U7	SP3485EN	Transceptor RS-485	SOIC-8_3.9x4.9mm_P1.27mm	C8963	piloto: SP3485EN; para las 108/322, THVD1410DR (C2671345), mismo pinout (P-5)
U10	TRS3232E	Transceptor RS-232	SOIC-16_3.9x9.9mm_P1.27mm	C308878	TRS3232E desde T42a (antes MAX3232): mismo pinout, ±15 kV
U11	PCF8574	Expansor I/O (LEDs)	SOIC-16W_7.5x10.3mm_P1.27mm	C7605	
U6	SHT40-AD1B	Temperatura y humedad	Sensirion_DFN-4_1.5x1.5mm_P0.8mm_SHT4x_NoCentralPad	C2848306	
U12	TMP102	Temperatura (cargador, 0x48)	SOT-563	C99269	
U8	TMP102	Temperatura (módem, 0x49)	SOT-563	C99269	

Ref	Pieza	Función	Encapsulado	LCSC	Notas de ensamble
U1	SC7A20TR	Acelerómetro	LGA-12_L2.0-W2.0-P0.50-BL	C5126709	LGA 2 × 2 mm: revisar rotación en el visor de JLC
K1	G5V-1 DC5	Relevador del modo B (suelto: puente F9P → módem)	Relay_SPDT_Omron_G5V-1	C28695	inserción (THT)
Q7	AO4406A	MOSFET de entrada del LTC4040 (IGATE)	SOIC-8_3.9x4.9mm_P1.27mm	C35349	revisar rotación en el visor de JLC
Q6	IRFR5305	Protección de polaridad (P-MOSFET)	TO-252-2	C2624	
Q4	AO3401A	Interruptor de la etapa RTK (/SW_5V)	SOT-23	C15127	
R68	10mR/1%/1W	Resistencia de sensado de la entrada (Kelvin)	R_1206_3216Metric	C105362	
L3	2.2uH/8A	Bobina del cargador	L_Bourns-SRU8028_8.0x8.0mm	C17700165	
L2	4.7uH/4A	Bobina de U13	L_Bourns-SRU8028_8.0x8.0mm	C17700167	
L4	10uH	Bobina de U15	L_Bourns-SRU8028_8.0x8.0mm	C17700171	
D18	SMBJ33CA	TVS de entrada	D_SMB	C83325	bidireccional (SMBJ33CA, T42a); revisar en el visor
D21	SS34	Diodo de rueda libre de U15	D_SMA	C8678	
D20	USBLC6-2SC6	ESD del USB del módem	SOT-23-6	C7519	
F1	PPTC 4A/8A 12V 1812	Fusible rearmable de la etapa RTK	Fuse_1812_4532Metric	C18164540	
J15	GX16-5	Clema del arnés GX16-5	TerminalBlock_Phoenix_MKDS-1,5-5_1x05_P5.00mm_Horizontal	C424683	inserción (THT)
J8	XBEE-ROW-1 (VCC/DOUT/DIN)	Zócalo XBee (fila 1)	PinSocket_1x10_P2.00mm_Vertical	C2925557	inserción (THT)
J9	XBEE-ROW-2	Zócalo XBee (fila 2)	PinSocket_1x10_P2.00mm_Vertical	C2925557	inserción (THT)
J6	HR911105A	RJ45 con magnéticos	RJ45_Hanrun_HR911105A_Horizontal	C12074	inserción (THT)

Para el pedido del piloto (auditoría final, §7):

- **PCB.** 4 capas, 1.6 mm, JLC04161H-7628, **ENIG** y vías **Epoxy Filled & Capped**.
- **Ensamble.** Solo la cara superior, con **rayos X en U14** en las notas del pedido.
- **Visor de JLC.** Revisar antes de pagar:
  - pin 1 de U14, U13, U1, U3 y Q7;
  - cátodo de D2, D4, D8, D9 y D11 (D18 es bidireccional desde T42a);
  - el «+» de C68, C30, C14, C73 y C1;
  - K1 y Q6.
- **Inserción.** Las 19 piezas de inserción también van en el BOM y el CPL, así que JLC cotiza ensamble THT.
- **Aparte del BOM:**
  - el simpleRTK2B Pro y el 4G NTRIP Master;
  - las antenas;
  - el paquete LFP-HT 1S4P;
  - la Mean Well SD-15B-05 y los arneses.
- **Antes de las 108.** En la pre-orden van:
  - THVD1410DR (C2671345) en lugar de U7, mismo pinout (P-5);
  - la re-verificación de existencias del día.

Piezas de inserción (THT): J1, J2, J3, J4, J5, J6, J7, J8, J9, J10, J11, J12, J13, J14, J15, J16, K1, SW1, SW2.

Sin montar (DNP):

Refs	Piezas	Por qué no se monta
R37	10k	ON/SLEEP del módem a PC4: se dejó sin montar (el firmware no lo usa)

Fuera del BOM:

Refs	Qué es
JP1, JP2, JP3, JP4, JP5, JP6	puente de soldadura
MOD1	el simpleRTK2B se compra aparte y se monta en sus conectores UNO
TP1, TP2, TP3, TP4, TP5, TP6, TP7	punto de prueba

12. Reglas de diseño y verificación

Clases de red (`.kicad_pro`):

Clase	Ancho de pista	Separación	Vía (Ø / taladro)	Redes
Default	0.20 mm	0.20 mm	0.60 / 0.30 mm	todas las demás
HV24	0.50 mm	0.50 mm	0.80 / 0.40 mm	`/24V_IN`, `24V`, `IGN_IN`, `Q6_GATE`
PWR_HI	1.50 mm	0.20 mm	0.80 / 0.40 mm	`BAT_PLUS`, `SW_BAT`, `MAIN5V`, `VEH5V`, `SYS5V`, `VIN_SW`, `/BAT_PLUS`, `/SW_BAT`, `/MAIN5V`, `/VEH5V`, `/SYS5V`, `/VIN_SW`
PWR_MID	1.00 mm	0.20 mm	0.80 / 0.40 mm	`SW_5V`, `3V3_MODEM`, `5V_FAN`, `SW_FAN`, `SW3_NODE`, `FAN_RET`, `SW_IN`, `/SW_5V`, `/3V3_MODEM`, `/5V_FAN`, `/SW_FAN`, `/SW3_NODE`, `/FAN_RET`, `/SW_IN`, `/3V3_ETH`

> **T42b: la clase HV24 casi no se aplica**
>
> Los patrones `24V`, `IGN_IN` y `Q6_GATE` no llevan la «/» inicial, así que en HV24 solo entra `/24V_IN`. `/24V`, `/IGN_IN` y `/Q6_GATE` se revisan con 0.15 mm, no con los 0.5 mm del equipo. Con ≤ 32 V no es un riesgo eléctrico (IPC pide 0.05–0.13 mm), pero la regla nunca se cumplió. T42b corrige los patrones por script y limpia lo que salga **antes de las 10:8** (victorias rápidas, T42b).

Reglas personalizadas (`.kicad_dru`):

Regla (`.kicad_dru`)	Capa	Condición	Restricción
Minimum clearance 1	todas	`A.NetClass != 'HV24' && B.NetClass != 'HV24'`	clearance min 0.15mm
HV24 clearance	todas	`(A.NetClass == 'HV24' || B.NetClass == 'HV24') && ! (A.Type == 'Pad' && B.Type == 'Pad' && A.memberOfFootpri…`	clearance min 0.5mm
HV24 exception: MP1584EN land pattern	todas	`A.Type == 'Pad' && B.Type == 'Pad' && A.memberOfFootprint('U15') && B.memberOfFootprint('U15')`	clearance min 0.15mm
T44 texto en serigrafia F: 0.8 mm / 0.15 mm	F.Silkscreen	–	text_height min 0.8mm; text_thickness min 0.15mm
T44 texto en serigrafia B: 0.8 mm / 0.15 mm	B.Silkscreen	–	text_height min 0.8mm; text_thickness min 0.15mm

Mínimos de la tarjeta (Board Setup → Constraints): separación mínima de cobre al borde 0.50 mm · pista 0.20 mm · vía 0.50 mm (taladro 0.30 mm, anillo 0.10 mm) · separación de barreno 0.25 mm · barreno a barreno 0.25 mm · texto 0.80 mm con trazo de 0.08 mm. Para la serigrafía rigen las dos reglas de T44 del `.kicad_dru`: texto de al menos 0.8 mm con trazo de 0.15 mm en F.Silkscreen y en B.Silkscreen (antes, 0.5 mm / 0.1 mm y solo en F). El `.kicad_pro` trae 0.8 / 0.15 como valor por omisión del texto de serigrafía y lo aplica a los campos de las huellas, así que una pieza nueva ya llega del tamaño correcto (D-22-9, decidida el 23-oct).

ERC (KiCad 10.0.4, todas las severidades):

Severidad	Tipo	Cantidad
warning	`lib_symbol_mismatch`	17
warning	`lib_symbol_issues`	7
warning	`unconnected_wire_endpoint`	1

No hay errores. Los avisos son conocidos:

- `lib_symbol_mismatch` / `lib_symbol_issues`: símbolos embebidos que ya no coinciden con su biblioteca, o cuya biblioteca ya no está (D19, Q1, Q2, Q4, Q6, JP3, U11 y otros); no cambian el netlist;
- `unconnected_wire_endpoint`: un tramo de cable de 0.03 mm, cosmético.

DRC (KiCad 10.0.4 sobre una copia con el proyecto: relleno de zonas, paridad con el esquemático, todas las severidades y todos los errores de pista):

Sección	Severidad	Tipo	Cantidad
violaciones	error	`npth_inside_courtyard`	3
violaciones	warning	`lib_footprint_mismatch`	87
violaciones	warning	`lib_footprint_issues`	6
violaciones	warning	`silk_edge_clearance`	2
violaciones	warning	`silk_over_copper`	1
sin conectar	—	—	**0**
paridad con el esquemático	—	—	**0**

Cómo leerlo:

- **Los 3 errores** son `npth_inside_courtyard`: los barrenos MH2, MH4 y MH5 de los separadores del simpleRTK2B caen dentro del courtyard de MOD1. Es por diseño y están excluidos en el `.kicad_pro` (T34).
- **Los 87 avisos `lib_footprint_mismatch`** son huellas de la tarjeta que ya no coinciden con su biblioteca; entre ellas, las de easyeda2kicad cuyo courtyard corrigió T38 solo en la biblioteca. No se actualizan antes del Gerber: no cambian el cobre.
- **Los 6 `lib_footprint_issues`** son los barrenos MH1–MH6, huellas que solo existen en la tarjeta.
- **Serigrafía:** 2 avisos de `silk_edge_clearance` y 1 de `silk_over_copper` vienen del contorno de MOD1, que toca el borde de la tarjeta y el barreno MH6. JLC recorta la serigrafía sobre el cobre expuesto.
- **0 sin conectar y paridad limpia.** Desde T43 los indicadores de alimentación (`#FLG`) ya no cuentan como piezas sin huella.

13. Problemas conocidos, riesgos y decisiones abiertas

13.1 Condiciones del pedido del piloto

De la auditoría final del 22-oct, en la numeración de T43:

#	Condición	Por qué	Estado
1	Vías **Epoxy Filled & Capped** y **rayos X en U14**	Las tres vías térmicas del LTC4040 (QFN de 0.5 mm) caen dentro de las ventanas de pasta al 50 %. Es la causa de los puentes y bolitas de la V5.5 y la V4	se pide así
2	Rotación y polaridad en el visor de JLC (lista del §11)	Varias huellas vienen de easyeda2kicad y nunca se han fabricado (U13, U1); la tabla de correcciones del Fabrication Toolkit no las cubre	al pedir
3	D18 SMBJ33A → **SMBJ33CA**	Con el arnés al revés, el unidireccional conduce	✅ T42a (C83325)
P-1	Relleno de zonas fresco en el `.kicad_pcb`	Una exportación sin rellenar habría mandado cobre de GND sobre vías de T34/T35	✅ 22-oct, 13:00

13.2 Hallazgos abiertos

Id	Problema	Qué se hace	Quién
P-5	SP3485 (U7) sin receptor a prueba de bus abierto	108: THVD1410DR, mismo pinout (U10 ya es TRS3232E desde T42a)	Adriana (pre-orden)
P-7	Los JST del borde norte se movieron 12–38 mm respecto a la V5.5	Medir los arneses con la primera tarjeta	Jesús (piloto)
P-8	Sin abrazadera de disipador para U14/L3 (se quitó el barreno de la V5.5)	Temperatura de U14 y L3 en banco a 1.4 A y 45 °C	Jesús (piloto)
E-3	`/3V3_ETH` sin enable: el W5500 gasta 65–132 mA activo	0.7.0: *power-down* del PHY (13 mA) antes de dormir; enable en la siguiente revisión	0.7.0
E-4	RS-485: DE y /RE de U7 cuelgan de /RTSA, así que el transmisor queda encendido desde el reset (≈ 1 s de bus ocupado); sin TVS ni polarización	0.7.0: EFCR/MCR primero; uso punto a punto; THVD1410 en las 108	0.7.0 · BOM
E-5	J14 (TTL) y la salida R1OUT de U10 comparten `/SER_RXB`	J14 y J12 nunca al mismo tiempo (manual)	Manual
E-6	Ethernet: J6.8 al aire y el LED ACT invertido	Cosmético	Siguiente revisión
E-12	LSE: el FC-135 (CL 12.5 pF) con 12 pF corre rápido unas decenas de ppm	0.7.0: LSEDRV alto, *timeout* y respaldo con LSI	0.7.0
E-13	R27 (22 k en PA10) sostiene a medias el riel del módem apagado por K1/DIN	0.7.0: pulso de MODEM_RST después de cada MODEM_EN	0.7.0
E-14	`/NTC_CELL` (PC5) solo vale con `/VEH5V` presente	Reportar «n/c» en batería; U12 y U8 cubren	0.7.0
E-16	*Inrush* de C68 (220 µF) y C69 al encender la etapa	0.7.0: el módem después de la etapa; rampa de 20 ms en batería	0.7.0
T42b	Clase HV24 con patrones sin «/» (§12)	Script antes de las 108	Claude
—	U15 (MP1584EN, ventilador) aguanta 28 V; D18 conduce hasta arriba de 33 V	Instalaciones a 24 V; para 12–32 V está la V5.7	—

13.3 Decisiones abiertas

#	Qué	Recomendación	Quién
~~D-22-9~~	Tamaño de los designadores de la serigrafía (eran de 0.5 mm con trazo de 0.1 mm; JLC pide 0.8/0.15 como mínimo)	**Decidida el 23-oct: (b).** T44 aplicado y paquete Rev6 regenerado (T44, §6)	Leo
D-22-6	FOTA: la imagen de fábrica de las 108 lleva el cargador de arranque y el receptor de FOTA, y no se graba hasta que pase la matriz de banco de FOTA	aprobar; FOTA queda fuera de 0.7.0 (factibilidad)	Leo

13.4 Firmware

0.6.3 no sirve para la V5.6. No enciende el módem (MODEM_EN en PC3 es nuevo). Además lee la NTC en el pin equivocado, usa los umbrales de Li-ion (flotación de 4.00 V) en lugar de los de LFP (3.50 V) y lee la ignición como digital. La base de 0.7.0 ya existe: `board_v56.h`, con los 64 pines tomados del netlist del 22-oct. Falta incluirlo en el `.ino` con `#elif defined(HBOX_BOARD_V56)`.

Pieza	Qué	Tamaño
F-1	0.7.0-pre: módem (EN, RST, LED, RTCM), NTC en PC5, umbrales LFP, ignición por ADC	1 día

Pieza	Qué	Tamaño
F-2	Ciclo de respaldo de 10 min: STOP + RTC, apagado ordenado, corte LFP 2.95 V / rearme 3.20 V	3–4 días
F-3	Driver del SC16IS752 con EFCR primero	1 día
F-4	Ethernet de campo configurable	2 días
F-5 … F-8	SC7A20, vigilancia del módem (LED + RTCM), modo B con el módem vivo, recuperación módem → etapa → NMEA → módem	2 días

FOTA por 4G es posible en la V5.6 sin tocar el cobre: el caster intercala tramas RTCM propietarias que el MCU recoge en PC7, y la respuesta sube en `$PHLG` (factibilidad).

13.5 Riesgos

Del registro de la auditoría final, en la numeración de T43; P × I después de la mitigación.

Riesgo	Por qué	Qué lo controla	P × I
R1 · Soldadura de U14	QFN de 0.5 mm con 3 vías en la pasta; la V5.5 y la V4 tuvieron puentes	vías tapadas, rayos X y lupa antes de energizar	2 · 3
R2 · Rotación de huellas de easyeda2kicad	U13 y U1 nunca se han fabricado	visor de JLC antes de pagar	1 · 5
R4 · Piso de consumo dormido	el W5500 no tiene enable	0.7.0 con *power-down*; medir el piso en el piloto	2 · 3
R5 · RS-485 ocupa el bus al arrancar	DE/RE en /RTSA	EFCR/MCR primero; THVD1410 en las 108	2 · 2
R9 · Firmware 0.7.0	sin él, el piloto no se puede probar	0.7.0-pre antes de que lleguen las tarjetas	3 · 4
R10 · Arneses y tapa	los JST se movieron 12–38 mm	medir con la primera tarjeta	3 · 1
R12 · Umbrales de batería de Li-ion con paquete LFP	meseta de 3.2–3.3 V	0.7.0: 2.95 / 3.20 V con media de 200 ms	1 · 3
R13 · Lazos heredados de la V5.5	U9–L1 a 35 mm y U15–D21 a 18 mm	se miden en el piloto; se corrigen en la v6	2 · 2
R15 · Módem «encendido pero muerto» al despertar	R27 sostiene el riel por K1/DIN	pulso de MODEM_RST después de MODEM_EN	1 · 3
R16 · LSE que no arranca	FC-135 con 12 pF	LSEDRV alto, *timeout* y LSI	1 · 1

Cerrados por diseño o por T42a: el apagón del módem en ráfaga (R3: U13 arranca desde 3.8 V), el arnés al revés (R7: D18 bidireccional) y el relleno viejo en el repositorio (R11).

14. Historial de revisiones

Designadores de T43 en todo el historial, aunque los mensajes de los commits usen los viejos.

Fecha	Qué	Commit / documento
22-ago	V5.5: 15 tarjetas a JLC	etiqueta `v5.5-as-fabbed`
28-sep	ECO de la V5.6 en el esquemático: U13 AP64350 en `/SYS5V` con MODEM_EN/RST/LED/RTCM en PC1–PC7, R68 10 mΩ, R58 1.43 k, polímeros de 220 µF, química LFP, TMP102 del módem, NTC de la celda a PC5, sin sonda externa	`eab556c` · `b081ebb` · ECO
29-sep – 1-oct	Hoja de datos, pinout, manual de la tarjeta e instrucciones de layout	hoja de datos
12–15 oct	Pasadas 1 y 2 de layout (Michelle); auditoría del 13-oct (NOT READY); U1 (acelerómetro) en el PCB; fuera la entrada de NTC de punto caliente	`b508a2c` · `5a93232`
16-oct	Auditoría de producción V5.6/V5.7/v6 · T25 (barrenos de producción de la V5.5) · T27 (fuera el barreno de la abrazadera; Kelvin de R68)	`15aad72` · `f65c830` · auditoría
17–19 oct	Pasada 3 · arreglo del merge (`40decf8`) · re-auditoría · T30: vías en paralelo, micro-vías a vías normales, JP/TP/MOD1 fuera del BOM, cajetín y stack-up 7628	`13af8f3` · `240e2c3` · `7650b96`
20-oct	T31: C59 en el VSYS de U14; fuera el diodo de rueda libre de U13 (U13 es síncrono)	`3daff19`
21-oct	Pasadas 4 y 5 (Michelle) con sus auditorías · T32 (C63 en el VIN de U13) · T33 · pasada 6 por Claude: T34 (Kelvin de R68, vías de entrada, exclusiones de MOD1) y T35 (2.ª vía de entrada de U13)	`71499c1` · `c775b78` · auditoría
22-oct, 13:26	Auditoría final de producción (GO al piloto con 3 condiciones) · relleno fresco (P-1) y paquete Rev6	`5c24f50` · auditoría final
22-oct, 17:30	T42a: BOM con existencia para 430 tarjetas, D18 SMBJ33CA, U10 TRS3232E, `/IGN_IN` de 0.3 mm en In1	`51a2cc6` · victorias rápidas
22-oct, 18:00	T43: designadores en orden, sin huecos, conectores con J; paquete regenerado	`e13d074` · T43
23-oct, 08:56	T44 (D-22-9 b): designadores y leyendas de la serigrafía a 0.8 mm con trazo de 0.15 mm, colocados por script (239 designadores, ninguno sin lugar); reglas de texto en el `.kicad_dru` y valores por omisión en el `.kicad_pro`; paquete Rev6 regenerado (solo cambia `F_Silkscreen`)	`93d13e3` · T44
23-oct, 09:08	T44b: al menos 0.40 mm entre un designador y cualquier otro texto de la serigrafía (los gráficos siguen a 0.10 mm); 44 designadores más se recolocaron, ninguno sin lugar; DRC igual que con T44; paquete Rev6 regenerado (solo cambia `F_Silkscreen`)	`d19c832` · T44
22-oct	Este documento, v1.0	—
23-oct	Este documento, v1.1: serigrafía y vistas 3D de T44, reglas de texto y D-22-9 cerrada	—
23-oct	Este documento, v1.2: serigrafía y vistas 3D de T44b	—
23-oct	Este documento, v1.3 (revisión independiente): ventana de carga del NTC ≈ +8 … +60 °C (§2, §5 y árbol de alimentación), columna «Renglones del BOM» con los números LCSC distintos (§11), reglas del firmware en lista (§6) y encabezados de tabla legibles en el PDF	—

15. Referencias

- Hoja de datos de la V5.6 · pinout V5.6 · manual de la tarjeta V5
- ECO de la V5.6 · cambios al esquemático · reglas de layout
- Auditoría final de producción (22-oct) · protocolo · victorias rápidas, T42a
- Pasadas 4 a 6 (21-oct) · críticos de la V5.6 (19-oct) · re-auditoría (19-oct) · auditoría de producción (16-oct)
- Designadores de T43 (tabla viejo → nuevo) · FOTA por 4G
- Prueba y flasheo de tarjetas V5 · prueba de Ethernet y puertos serie · checklist de puesta en marcha
- Documentos de diseño de la V5.7 y de la v6