

Helgen

Ingeniería que produce, mantenimiento que protege

Auditoría final de producción

EinarBoard V5.6 · V5.7 — ¿se piden hoy? Paquete de fabricación, electrónica, batería, puertos, firmware y riesgo

Project Drogheda

Fleet RTK GPS — Hutchison Ports (ICAVE · TIMSA · EIT · LCT)

Código	2026-10-22_Drogheda_Auditoria-Final-Produccion_V5.6-V5.7_ES_v1.0
Proyecto	Drogheda (GPS RTK) — HBOX · Hutchison Ports (ICAVE / TIMSA / EIT / LCT)
Alcance	HBOX_v5_Rev6_PROD (V5.6, hbox-watchdog-v5) · HBOX_v5_Rev7_PROD (V5.7, hbox-watchdog-v57) · firmware 0.6.3 → 0.7.0
Audiencia	Leo (decide el pedido) · Michelle · Jesús · Aldair · Adriana
Auditor	Claude (CTO/CSO virtual, Helgen) — revisión independiente sobre los archivos tal como están en la Mac
Fecha	22 de octubre de 2026 (emisión 11:30; re-verificación 13:30 sobre los archivos de las 13:00)
Veredicto	GO al piloto de 5 + 5 con tres condiciones de pedido · las 108 / 322 esperan al banco con 0.7.0

Control del documento

Rev	Fecha	Cambio
1.0	2026-10-22	Emisión. Auditoría final sobre los Gerber/BOM/CPL exportados el 22-oct (V5.6 01:55, V5.7 15:55), los proyectos KiCad que los produjeron (SHA-256 en §2) y el firmware 0.6.3. Es el paso 7 de la Ruta a producción (entre «Gerber» y «Piloto») y la respuesta a la pregunta de Leo: «¿se piden hoy?».
1.0 (13:30)	2026-10-22	Re-verificación sobre los archivos que Leo guardó a las 13:00 (V5.6 338ee14b, V5.7 85baca51; paquetes regenerados a las 13:00): el relleno guardado ya es el fresco (P-1 cerrado, falta el commit), el cobre y los 11 Gerber + taladros son idénticos a los auditados, BOM y CPL iguales byte a byte. El veredicto no cambia. §3, al final.

Cómo leer este documento en cinco minutos

§1 trae el veredicto y las tres condiciones del pedido. §8 es la tabla problema → arreglo. §9 es la matriz de riesgo. Lo demás es la evidencia: paquete (§3), electrónica (§4), batería y ciclo de 10 min (§5), cobre (§6) y firmware con sus algoritmos (§7). El protocolo con el que se hizo («reprompt») es 2026-10-22_Drogheda_Auditoria-Final-Produccion_V5.6-V5.7_Protocolo_ES_v1.0.md.

Índice general

1	Resumen ejecutivo y veredicto	3
1.1	Lo que pidió Leo y lo que encontró la auditoría	3
1.2	Lo que cambió respecto a «casi listo»	4
2	Mandato, insumos y método	4
2.1	El mandato, en las palabras de Leo (22-oct, 10:01)	4
2.2	Insumos: exactamente lo que está en la Mac	5
2.3	Método A-G y herramientas	5
3	A · El paquete de fabricación	6
3.1	¿Los Gerber son el cobre que auditamos?	6
3.2	Capas, taladros y mínimos contra la capacidad de JLC (4 capas)	7
3.3	Pasta y pads térmicos – la condición 1 del pedido	8
3.4	BOM y lista de posiciones	8
3.5	Lo mecánico que cambió sin cambiar el contorno	9
3.6	Re-verificación de las 13:30 sobre los archivos de las 13:00	9
4	B · Revisión eléctrica por bloque	10
4.1	Cargador y respaldo – U6 LTC4040	10
4.2	Riel del módem – U7 AP64350	11
4.3	V5.7 – la fuente a bordo y la entrada de 9 a 32 V	12
4.4	MCU, relojes, arranque y depuración	13
4.5	Etapa RTK, Modo B y telemetría	13
4.6	Puertos: Ethernet, RS-485, RS-232, USB y sensores	14
5	C · Batería, apagón del módem y ciclo de 10 minutos	14
5.1	Presupuesto de corriente en respaldo	14
5.2	Piso dormido: lo que consume la tarjeta con todo apagado	15

5.3	La secuencia del ciclo (lo que 0.7.0 tiene que hacer)	17
5.4	Qué mide el piloto para cerrar esta sección	18
6	D · El cobre final, sobre los archivos exactos de los Gerber	18
6.1	DRC, paridad y ERC	18
6.2	Sensado Kelvin de RS1 – comprobado otra vez	18
6.3	Vías únicas en las redes de potencia	19
6.4	Potencia por capas internas y lazos de los convertidores	20
6.5	Netclasses: una nota para la siguiente revisión	20
7	E · Firmware: dónde estamos y qué hace falta para que «todo funcione»	20
7.1	0.6.3 contra el hardware de V5.6 / V5.7	20
7.2	Los algoritmos que ya existen (0.6.3) y que 0.7.0 hereda	21
7.3	Lo que falta para 0.7.0, con tamaño	23
8	Hallazgos: problema → arreglo	23
9	Evaluación de riesgos y decisión	26
9.1	Registro de riesgos	26
9.2	Criterio y decisión	27
9.3	Lo que esta auditoría no puede cerrar desde el escritorio	28
10	El pedido de hoy y el camino a las 108 / 322	28
10.1	Lista de verificación del pedido (Leo, ≈ 40 min)	28
10.2	Mientras llegan las tarjetas (≈ 2 semanas)	29
10.3	Criterios para liberar las 108 / 322 (banco del piloto con 0.7.0)	29
A	Mapa de pines del STM32F411 (netlist del 22-oct, V5.6 = V5.7)	29
B	Diferencias de BOM entre V5.6 y V5.7	31
C	Cómo se hizo (reproducibile)	31

1 Resumen ejecutivo y veredicto

Veredicto — 22 de octubre de 2026

GO al pedido de hoy: 5 EinarBoard V5.6 + 5 EinarBoard V5.7 (piloto), con tres condiciones de pedido que no tocan el cobre. Los Gerber, taladros, máscaras, pasta y serigrafía que exportó Leo son, pad por pad y pista por pista, los archivos de la pasada 6 con el relleno de zonas fresco (§3); el DRC con las reglas del proyecto y la paridad con el esquemático salen limpios (0 errores salvo los 3 barrenos de MOD1, por diseño; 0 sin conectar); el sensado Kelvin de RS1 está íntegro en VIN y CLN; el BOM tiene código LCSC en las 226 / 229 piezas montadas y la lista de posiciones cuadra con el PCB.

Condiciones del pedido (§10): (1) vías del PCB con *Epoxy Filled & Capped* y rayos X en U6 – las tres vías térmicas del LTC4040 caen dentro de las ventanas de pasta; (2) confirmar en el visor de JLC la rotación y el pin 1 de U6, U7, U25, U26, L22, Q7, U16 y la polaridad de D34, D10, C3/C43/C78/C10/C103 – las huellas easyeda2kicad no pasan por la tabla de correcciones del Fabrication Toolkit; (3) antes de pedir, cambiar en el BOM D10 SMBJ33A → SMBJ33CA (misma huella; con el arnés al revés la V5.7 abre su fusible SMD F2).

NO-GO para las 108 V5.6 y las 322 V5.7 hasta que el piloto pase el banco con el firmware 0.7.0: hoy *ningún firmware enciende el módem de estas tarjetas* (MODEM_EN en PC3 es nuevo), y el ciclo de 10 min en batería, el RS-485 y el Ethernet de campo existen en hardware pero no en software (§7).

1.1 Lo que pidió Leo y lo que encontró la auditoría

Mandato (22-oct)	Estado	Qué respalda el estado
1 · Que todos los puertos funcionen	Hardware sí · firmware no	USB-C DFU, USB-C del módem, RJ45, RS-485, RS-232, TTL (H4), GX16, JST internos: netlist correcto contra las hojas de datos (§4.6). Lo que falta es software: SC16IS752, Ethernet de campo.
2 · V5.7 sin la Mean Well	Sí	U25 TPS54360B: 5.32 V a 600 kHz, 9–32 V continuos, EN flotante habilita, L22 15.5 A de saturación, D34 5 A/60 V (§4.3). Se mide en banco a 9/24/32 V.
3 · Ethernet, RS-485 y RS-232 usables	Usables con dos reglas	RS-485 ocupa el bus desde el encendido hasta que 0.7.0 escribe EFCR (uso punto a punto o tolerar ~1 s en el arranque); H4 y P16 nunca al mismo tiempo (§4.6).
4 · Que el módem no provoque un apagón	Resuelto en hardware	AP64350 desde SYS5V (arranca a 3.8 V; en respaldo el riel es 4.79 V), 2.5 A del boost del LTC4040 contra 1.8 A de pico, 220 µF en 3V3_MODEM, PFI a 4.40 V. El firmware secuencia: etapa → NMEA → módem (§5).
5 · 10 min dormida en batería, despertar, dos reportes, dormir	Hardware sí · firmware no	STM32 alimentado en respaldo, LSE Y4 para la alarma del RTC, INT1 del SC7A20 en PB9 para despertar por movimiento, MODEM_EN/PWR_CTRL para cortar rieles. Piso dormido estimado 75 mW si el W5500 se pone en power-down; 5 días con ventanas de 45 s cada 10 min (§5).
6 · Gerber/BOM/CPL ya generados	Verificados	Idénticos a una regeneración con relleno fresco (§3); P-1 (relleno viejo en el repo) quedó cerrado a las 13:00.
7 · Empezar el firmware	Empezado	board_v56.h entregado (mapa de 64 pines del netlist, idéntico en V5.6 y V5.7) y la especificación 0.7.0 con sus algoritmos (§7).
8 · Última auditoría: riesgos y easy wins	Hecho	30 hallazgos (§8), 16 riesgos puntuados antes y después de mitigar (§9), 6 easy wins de BOM/pedido/proceso.
9 · Documento Helgen + Beamer	Hecho	Este PDF y ..._Presentacion_ES_v1.0.pdf.
10 · Pedir hoy	GO piloto	Con las condiciones de arriba. Las 108 / 322 después del banco.

1.2 Lo que cambió respecto a «casi listo»

Las sesiones anteriores decían «casi listo» porque medían el cobre. Esta auditoría midió además lo que el cobre no muestra: *el paquete que va a JLC* (¿es el cobre que auditamos?), *el pedido* (vías en la pasta, rotaciones), *el comportamiento en batería* (presupuesto, piso dormido, secuencia del módem) y *el firmware que tiene que existir para que todo eso se pueda probar*. De ahí salen las tres condiciones del pedido y el límite claro: GO para 5 + 5, no para 430.

Dos cosas que vale la pena decir sin rodeos:

- **El camino crítico ya no es el PCB, es el firmware 0.7.0.** Sin él las tarjetas del piloto no encienden el módem. La especificación está en §7; el mapa de pines ya está escrito y verificado pin a pin contra los dos netlists.
- **Había un riesgo de proceso que hoy no mordía pero mañana sí:** los dos `.kicad_pcb` del repo tenían el relleno de zonas de la pasada 5. El Fabrication Toolkit relleno al exportar (por eso los Gerber estaban bien), pero cualquier otra exportación `-kicad-cli`, o el GUI sin «B»— habría mandado a fábrica un relleno que pasa encima de las vías nuevas de T35 y T37 (figura 1). **Cerrado a las 13:00:** Leo relleno, guardó y regeneró los paquetes; la re-verificación (§3) encontró 0.000 mm² entre el relleno guardado y uno fresco, y el mismo cobre de la mañana. Queda el commit y la regla D-22-3.

2 Mandato, insumos y método

2.1 El mandato, en las palabras de Leo (22-oct, 10:01)

Meta de V5.6 y V5.7: que **todos los puertos funcionen**; la **V5.7 no usa la Mean Well; Ethernet, RS-485 y RS-232** usables si se les conectan señales; el **módem 4G no debe provocar un apagón**; en batería, **10 minutos dormida**, despertar, mandar **un par de reportes** y volver a dormir; los Gerber, BOM y archivos de fabricación **ya están** en `HBOX_v5_Rev6_PROD` y `HBOX_v5_Rev7_PROD`; **empezar el firmware** y que quede «spot on»; **esta auditoría se hace una vez** (las demás sesiones dicen «casi listo»; se dejaron pasar detalles por falta de espacio): resaltar **riesgos** y **victorias fáciles**, con **tabla** problema → arreglo, **imágenes** y explicaciones; **documento en español, formato Helgen, LaTeX + Beamer**; resaltar los **algoritmos**; **matriz de riesgo**; solo V5.6 y V5.7; **las tarjetas se piden hoy**: hace falta una decisión.

Antes de empezar, la auditoría se escribió a sí misma el protocolo (el «reprompt» que pidió Leo): `2026-10-22_Drogheda_Auditoria-Final-Produccion_V5.6-V5.7_Protocolo_ES_v1.0.md`. Define el rol (auditor independiente; socio objetivo, no complaciente), las clases de hallazgo, los criterios GO / NO-GO y el método A-G que sigue este documento. Queda como el paso 7 de la Ruta a producción para cualquier tarjeta futura.

2.2 Insumos: exactamente lo que está en la Mac

Insumo	Archivo	SHA-256 (primeros 8)
V5.6 PCB (el de los Gerber)	kicad/hbox-watchdog-v5.kicad_pcb (guardado 22-oct 01:05)	f07ad5b5
V5.6 esquemático	kicad/hbox-watchdog-v5.kicad_sch	dc9381d7
V5.6 proyecto · reglas	hbox-watchdog-v5.kicad_pro · .kicad_dru	f6721eb7 · 8e4d3a7b
V5.7 PCB (el de los Gerber)	kicad/hbox-watchdog-v57.kicad_pcb (guardado 22-oct 01:30)	9373ebe8
V5.7 esquemático	kicad/hbox-watchdog-v57.kicad_sch	e0e6caf6
V5.7 proyecto · reglas	hbox-watchdog-v57.kicad_pro · .kicad_dru	d36d5139 · 8e4d3a7b
Paquete V5.6	production/HBOX_v5_Rev6_PROD.zip + _bom.csv + _positions.csv (22-oct 01:55)	49969628 · 3fbb69f2 · 0904080d
Paquete V5.7	production/HBOX_v5_Rev7_PROD.zip + _bom.csv + _positions.csv (22-oct 15:55)	fb18a61b · 08e53137 · c6f2c750
Firmware	04-Source-Code/firmware/hbox_v5_bringup/ 0.6.3 (.ino 2025 líneas, board_v5.h, board_v4.h)	—
Referencias previas	Auditorías del 16, 19 y 21-oct; ECO V5.6 (27-sep); ECO V5.7 (13-oct); auditoría EMC V5.5 (22-ago)	—
Hojas de datos	LTC4040 (ADI 4040fb), AP64350 (Diodes), TPS54360B (TI), W5500 (WIZnet v1.1.0), SC16IS752, SP3485, MAX3232, SC7A20, STM32F411RE; piezas en JLC: C85100, C32346, C15578, C99550, C840531	—

Verificación previa: los dos .kicad_pcb solo difieren de sus respaldos .T35bak / .T37bak en lo que T35 y T37 agregaron (la segunda vía de entrada de U7 y la vía de GND de C129): **nadie movió nada después de la pasada 6**, y los Gerber se exportaron después del último guardado de cada PCB. El submódulo kicad/ está en b74b96f (T34–T38 ya en commits); los paquetes production/HBOX_v5_Rev[67]_PROD* siguen sin commit.

2.3 Método A--G y herramientas

	Qué	Cómo
A	Integridad del paquete	Regeneración con kicad-cli 10.0.4 en copias (_to_delete/audit-20261022/) y comparación primitiva por primitiva (flashes = pads, trazos = pistas, regiones = rellenos) contra lo exportado; relleno de zonas con el proyecto cargado (pcbnew + .kicad_pro + .kicad_dru); BOM/CPL contra las huellas del PCB; rotaciones; pasta; taladros.
B	Eléctrica por bloque	Netlist exportado de cada esquemático (254 / 259 componentes, 240 / 241 redes) y revisión de cada bloque contra su hoja de datos: valores, umbrales, pull-ups, estados por defecto, pines al aire.
C	Batería y módem	Presupuesto de corriente en respaldo (límites del LTC4040 y del AP64350), piso dormido por componente, autonomía por ventana/periodo, secuencia de dormir/despertar.
D	Cobre final	DRC de KiCad con --schematic-parity --refill-zones --severity-all; prueba Kelvin de RS1 (recortando el área del pad); vías de corte (articulación) por red de potencia; potencia por capas internas; pasta de los pads térmicos.
E	Firmware	Lectura de 0.6.3; board_v56.h derivado del netlist (los 64 pines, V5.6 = V5.7); inventario de algoritmos existentes; diseño de los que faltan; riesgos.
F	Riesgo	Matriz 5 × 5 (probabilidad × impacto) antes y después de las mitigaciones; criterio GO / NO-GO.
G	Entrega y cierre	Este documento, el Beamer, board_v56.h, el protocolo; lote en el centro de mando, Ruta, decisiones, índice maestro.

Qué significa cada clase de hallazgo

■ **Bloqueante**: fabricado así, una función del mandato no se cumple ni con firmware, o la tarjeta se daña. ■ **Alto**: compromete el mandato en condiciones de campo (calor, batería baja, ráfaga LTE), pero se mitiga con firmware, BOM o un paso del pedido, y se mide en el piloto. ■ **Medio**: degrada una función o la mantenibilidad; se acepta con mitigación. ■ **Bajo / easy win**: barato y sin mover piezas (BOM, un valor, firmware, un paso del pedido), o una nota para la siguiente revisión.

3 A · El paquete de fabricación

3.1 ¿Los Gerber son el cobre que auditamos?

Sí. Cada capa exportada por el Fabrication Toolkit se comparó contra una regeneración hecha hoy con `kicad-cli` 10.0.4 sobre copias de los mismos archivos. Primero se compararon los comandos Gerber quitando solo los comentarios y atributos X2 (%TF/%TA/%T0, que el Toolkit escribe como G04 y `kicad-cli` como extendidos); después, por tipo de primitiva.

Capa	V5.6	V5.7	Resultado
F.Mask · B.Mask · F.Paste · B.Paste · F.Silk · B.Silk · Edge.Cuts	idénticas	idénticas	Comando por comando (1319 / 261 / 976 / 5 / 24 702 / 339 / 15 comandos en V5.6).
PTH.drl · NPTH.drl	idénticos	idénticos	NPTH: 8 barrenos iguales. PTH: iguales una vez normalizada la notación de ranuras (el Toolkit escribe G00/M15/G01/M16, <code>kicad-cli</code> G85; ambas válidas para JLC).
F.Cu · In1.Cu · In2.Cu · B.Cu – pads (flashes) y pistas (trazos)	idénticos	idénticos	1236 / 547 / 547 / 547 flashes y 1564 / 130 / 193 / 377 trazos en V5.6; mismos conjuntos exactos en ambos.
F.Cu · In1.Cu · In2.Cu · B.Cu – rellenos de zona (regiones)	0.000 mm ² XOR	0.000 mm ² XOR	Contra un relleno fresco hecho con <code>pcbnew</code> con el proyecto cargado (reglas <code>.kicad_dru</code> y <code>netclasses</code>). A 20 µm por pixel no hay un solo pixel distinto.

Hallazgo P-1 (11:30) — el repo guardaba el relleno viejo; el Gerber traía el fresco. Cerrado a las 13:00

Las regiones del Gerber **no** son las que están guardadas en los `.kicad_pcb` del repo: contra el relleno guardado difieren 6.4 mm² (V5.6 F.Cu), 7.4 mm² (V5.7 F.Cu) y 9.5 mm² (V5.7 B.Cu), justo donde la pasada 6 (T34–T37) agregó vías y movió el hilo de sensado. Los scripts T no rellenan zonas; el Toolkit sí (AUT0 FILL: true). Por eso el paquete está bien, pero **el archivo en disco no**: una exportación sin rellenar (o un `kicad-cli pcb export gerbers`, que no rellena) mandaría cobre de GND encima de la vía de /SYS5V en (138.7, 117.45) de T35 y de las vías de entrada de RS1 de T34 (figura 1). Esto ya lo vimos en forma de «sin conectar» falsos el 21-oct; hoy se vio en forma de corto. **Arreglo (Leo, 5 min)**: abrir cada tarjeta, B, guardar, `git commit`. Regla nueva (D-22-3): *los scripts T que agregan o quitan cobre terminan con un relleno del GUI antes del commit*. **Hecho a las 13:00** (ver la re-verificación al final de esta sección); falta el commit.

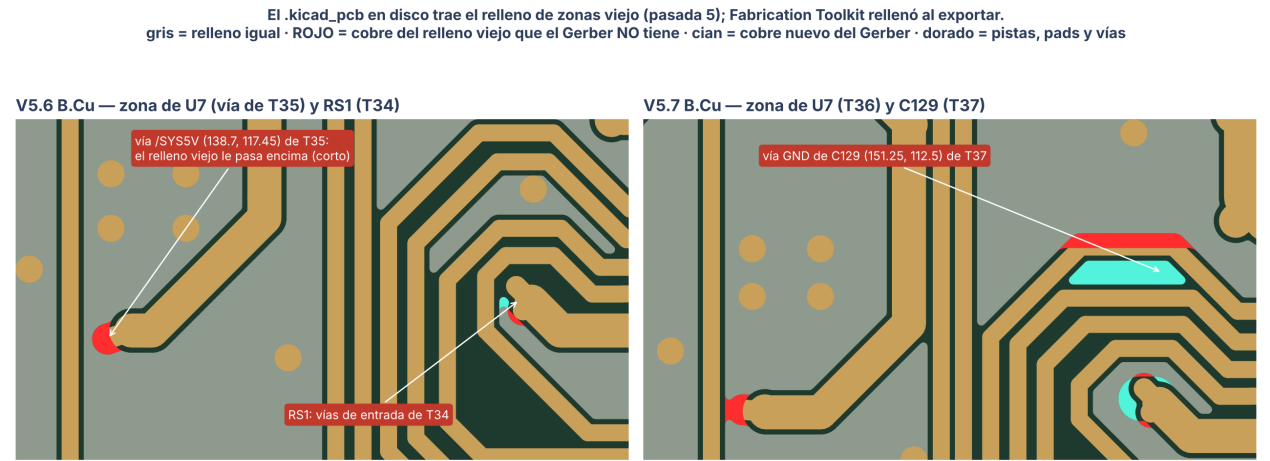


Figura 1: Relleno guardado en el repo (pasada 5) contra el relleno del Gerber (fresco). En rojo, el cobre que tendría el archivo en disco y el Gerber no: pasa encima de la vía de T35 en V5.6 y de la vía de GND de C129 de T37 en V5.7.

3.2 Capas, taladros y mínimos contra la capacidad de JLC (4 capas)

Parámetro	V5.6	V5.7	Límite JLC / comentario
Contorno	140.0 × 100.0 mm	140.0 × 100.0 mm	Igual que V5.5; cabe en el HBOX.
Capas de cobre	F · ln1 · ln2 · B	igual	Stackup JLC04161H-7628 escrito en el archivo (T30): 0.035 / 0.0175 / 0.0175 / 0.035 mm, núcleo 1.065 mm, prepreg 7628.
Pista mínima	0.20 mm (3 tramos), 0.25 mm (158)	0.20 (2), 0.25 (167)	JLC 4 capas: 0.09 mm. Holgura mínima por regla 0.15 mm (DRC limpio).
Vías	0.8/0.3 (268) · 0.6/0.3 (118) · 0.8/0.4 (8) · 0.5/0.3 (1)	268 · 125 · 8 · 1	Barreno mínimo 0.30 mm (JLC ≥ 0.15; las vías de 0.1 mm de /NTC ya no existen, T30). Anillo mínimo 0.10 mm (≥ 0.13 recomendado por JLC: la 0.5/0.3 es una).
NPTH	3 × 2.75 mm (MH7/9/10 ArduSimple) · 3 × 3.20 (MH4/5/6 placa base; MH4 en (185.2, 90.3)) · 2 × 3.25 (postes del RJ45 J10)	iguales	Los 6 barrenos de la V5.5 de producción, menos MH11 (abrazadera, decisión del 16-oct).
Ranuras PTH	13 (conectores)	13	Expresadas como ruta; JLC las acepta.
Serigrafía	2 avisos: contorno de MOD1 recortado por el borde; 1 sobre la máscara de MH6	iguales	Cosméticos.
Cajetín	«EINARBoard HBOX V5.6», rev 5.6, 2026-10-19	«... V5.7», rev 5.7	Correctos (T30).
Acabado	copper_finish None en el archivo	igual	Se elige en el pedido: ENIG (recomendado para QFN de 0.5 mm; HASL con plomo vale si el presupuesto manda).

3.3 Pasta y pads térmicos — la condición 1 del pedido

El DFM del 8 de octubre (regla permanente: drogheda-dfm-ltc4040-qfn) nació de los puentes y bolas de soldadura que Leo vio en U6 en las V5.5 y V4. La regla pedía pasta $\leq 50\%$ en el pad térmico y *vías fuera de las ventanas de pasta o pedido con Epoxy Filled & Capped*. Medido sobre el Gerber de hoy:

Pieza	Pad térmico	Pasta	Vías dentro	Consecuencia
U6 LTC4040 QFN-24 0.5 mm	2.65 × 3.65 mm	6 ventanas 0.95 × 0.85 = 50 %	3 (0.6/0.3), las tres dentro de ventanas	Sin tapar, la pasta se mete en la vía: la pieza se inclina y puentea a 0.5 mm. Pedir vías Epoxy Filled & Capped + rayos X en U6.
U7 AP64350 ESOP-8	3.2 × 2.5 mm	100 % (huella easyeda2kicad)	4 (0.8/0.3)	Paso 1.27 mm: tolera, y la misma opción del pedido lo cubre. Siguiente revisión: pasta al 60 %.
U25 TPS54360B HSOP-8 (V5.7)	2.5 × 3.2 mm	100 %	6 (0.8/0.3)	Igual que U7.
U26 SC7A20 LGA-12	—	100 % (pads 0.5 × 0.28)	0	Normal.

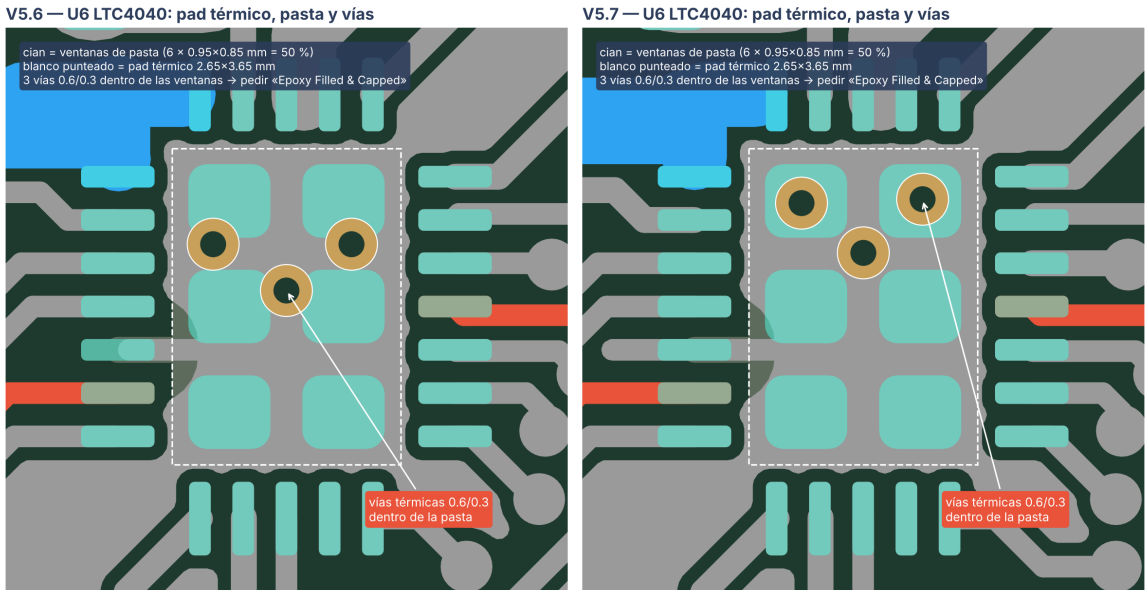


Figura 2: U6: pad térmico, ventanas de pasta al 50 % y las tres vías térmicas dentro de las ventanas, en V5.6 y V5.7. Es la razón de la condición 1 del pedido.

3.4 BOM y lista de posiciones

- **Cuadre con el PCB.** V5.6: 247 huellas en el PCB; 226 filas en la CPL y 226 referencias en el BOM; las 21 restantes son exactamente las que deben faltar: JP1--JP6, TP1--TP7, MOD1, MH4/5/6/7/9/10 (fuera de BOM y posiciones, T30) y R109 (DNP). V5.7: 252 / 229 / 229, con R124 y R125 (DNP, divisor de EN de U25) además. Ninguna fila sin código LCSC; ningún código distinto entre la propiedad de la huella y el BOM.

- **Rotaciones.** El Toolkit corrigió, como en la V5.5, las huellas de biblioteca KiCad (U6 QFN 0→90°, Q7/U14 SOIC 0→270°, U16 LQFP 180→90°, U17 SOT-223 0→180°, SOT-23 0→180°, CP_Elec 180→0°, ...). Las huellas Drogheda-v6 (easyeda2kicad: U7, U25, U26, L22) y D34 (D_SMC, nuevo) *no* están en su tabla y salen con la rotación de KiCad. Para huellas convertidas de EasyEDA eso es lo correcto (conservan la orientación de JLC), pero **nunca se ha fabricado con ellas**: condición 2 del pedido, confirmar en el visor. Los diodos SMA/SMB/SOD y las SOT ya pasaron en la V5.5 con la misma convención.
- **Códigos nuevos verificados en JLC:** D34 C85100 = B560C-13-F (5 A, 60 V, SMC); F2 C99550 = Littelfuse 0452003.MRL (3 A, 125 V, NANO2 lento); L22 C840531 = Bourns SRP1265A-100M (10 μ H, 15.5 A sat., 16.5 m Ω); Y4 C32346 = Epson FC-135 (CL 12.5 pF, 70 k Ω); U17 C15578 = TLV1117LV33DCYR (I_q $\approx$ 100 μ A, no los 5 mA de un AMS1117); U25 C524806; U7 C2071691; U26 C5126709; C129 C19702; C130 C1525. Todos «Extended» salvo los básicos conocidos; existencias se confirman al cargar el BOM.
- **Easy wins de BOM** (sin tocar cobre): D10 SMBJ33A C224019 → **SMBJ33CA** (bidireccional, misma huella D_SMB; p.ej. C8838 Littelfuse o C2688178 – el que tenga existencia); 10 nF 0603 con dos códigos (C100/C125/CBST1 C1589 básico y CCOMP2 C57112 extendido): unificar en C1589; C22 dice «22uF/50V» pero C138687 es 10 μ F/50 V (es la pieza que ya se usó en V5.5: corregir la etiqueta, no la pieza); para las 108 / 322: U14 SP3485EN → THVD1410DR (C2671345, mismo pinout SOIC-8, receptor a prueba de bus abierto y $\pm$ 16 kV) y U15 MAX3232 → TRS3232E (mismo SOIC-16), como en la v6.

3.5 Lo mecánico que cambió sin cambiar el contorno

Los conectores que atraviesan la pared del HBOX no se movieron (J9, J11 USB-C; J10 RJ45; P15/P16; H4; P1). Los JST internos del borde superior sí: respecto a la V5.5, P4 (batería) 25 mm en V5.6 y 38 mm en V5.7; P6 (ventilador) 18 / 29 mm; P8 (LED del panel) 17 / 29 mm; P11 (cutoff) 12 / 21 mm; y en V5.7 P14 (RGB) pasó del borde derecho al superior (68 mm) y los LED del gauge DB1--DB4 al borde derecho (14-21 mm). Nada de esto rompe la tarjeta; lo que hay que revisar con la primera unidad son los **largos de los arneses** y, si el gauge se ve por la tapa, la **tapa de la V5.7** (hallazgo P-7).

3.6 Re-verificación de las 13:30 sobre los archivos de las 13:00

Leo rellenó las zonas, guardó los dos tableros y regeneró los paquetes a las 13:00 (V5.6 338ee14b, V5.7 85baca51; HBOX_v5_Rev6_PROD.zip 01e1a39d, Rev7 7d2fe248; BOM y CPL con el mismo SHA-256 que en la mañana). Se repitió el método A sobre copias nuevas (_to_delete/audit-20261022b/, script verify.sh + gcnp_b.py):

Comparación (F.Cu, In1, In2, B.Cu a 20 μ m)	V5.6	V5.7	Lectura
A · relleno guardado en el .kicad_pcb vs relleno fresco con el proyecto cargado	0.000 mm ²	0.000 mm ²	P-1 cerrado: el archivo en disco ya es lo que se fabrica
B · paquete de las 13:00 vs archivo guardado (sin rellenar)	idéntico	idéntico	El Toolkit y el archivo coinciden
C · cobre de las 13:00 vs cobre auditado en la mañana (pads, pistas, rellenos)	idéntico	idéntico	Nada más cambió: 2264 / 396 y 2253 / 403 pistas / vías
D · paquete 13:00 vs paquete de la mañana: máscaras, pasta, serigrafía, contorno, taladros	idéntico	idéntico	Mismo paquete, con el relleno ya en el repo
DRC con .kicad_dru, relleno y paridad	3 MOD1 · 0 · 13 PF	3 MOD1 · 0 · 13 PF	Igual que en la mañana
BOM y CPL	SHA iguales	SHA iguales	D10 sigue como SMBJ33A: la condición 3 sigue viva

Lo único distinto dentro de los `.kicad_pcb`, fuera de los rellenos, es la caché de glifos (`render_cache`) de los textos de serigrafía «EINARBoard 5.x» y «www.helgen.tech» en la fuente MADE Evolve Sans: cosmético, porque la serigrafía exportada es idéntica región por región. **El veredicto de la mañana no cambia.** Si la sesión paralela de *quick wins* toca el BOM o el cobre, se vuelve a correr `verify.sh + gcmp_b.py` (5 min) antes de pagar.

4 B · Revisión eléctrica por bloque

Los dos netlists se exportaron hoy de los esquemáticos auditados. **Los 64 pines del STM32F411 son idénticos en V5.6 y V5.7** (apéndice A): un solo firmware sirve para las dos. Lo que cambia entre ellas no toca al MCU: la V5.7 trae la fuente U25 y pierde P2 (entrada de 5 V) y U2 (buck del ventilador, que pasa a colgar de VEH5V por JP1).

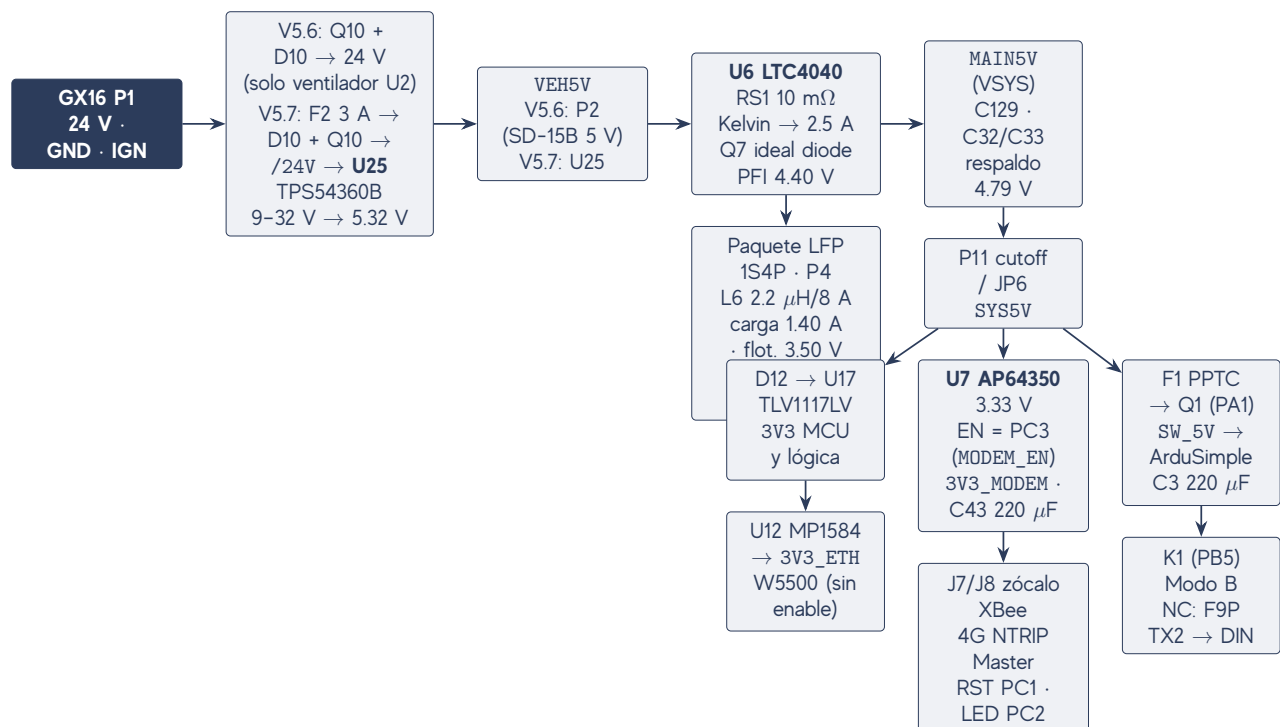


Figura 3: Árbol de potencia de V5.6 y V5.7 tal como sale del netlist. Lo nuevo contra V5.5: U25 (V5.7), AP64350 con enable desde el MCU, C129/C130, RS1 de 10 mΩ con sensado Kelvin, paquete LFP.

4.1 Cargador y respaldo — U6 LTC4040

Todos los valores se recalcularon contra la hoja de datos (ADI, 4040fb) y coinciden con lo que el ECO V5.6 quiso:

Función	Piezas / red	Valor que resulta	Comentario
Umbral de respaldo (PFI)	R51 270 k / R52 100 k, $V_{PFI} = 1.19 \text{ V}$	4.40 V cae · 4.51 V sube	30 mV de histéresis. 0.6 V bajo los 5.0 V de la SD-15B; 0.9 V bajo los 5.32 V de U25.
Salida en respaldo (BSTFB)	R53 499 k / R54 100 k, ref. 0.8 V	4.79 V	Dentro del rango 3.5–5 V. El AP64350 arranca desde 3.8 V; ya no existe el caso V5.5 (MP1584 pedía 4.5 V).
Límite de corriente de entrada	RS1 10 mΩ, umbral 25 mV	2.5 A	Sensado Kelvin VIN (U6.6) y CLN (U6.7) verificado en el cobre (§6). Recorta solo la carga; el sistema nunca se limita.
Corriente de carga	R50 1.43 k, $I = 2000/R$	1.40 A	C/10 del paquete 4 × 3.6 Ah LFP-HT.
Flotación	JP2 2-3 (F2 = 0 LiFePO4) · JP3 F1 = 0 · JP4 F0 = 1	3.50 V	Tabla de la hoja de datos (p. 11). Firmware: BOARD_VFLOAT_V 3.50.
Ventana térmica de carga	R55 5.6 k desde VEH5V, NTC 10 k B3380 en P4.3	$\approx +10 \dots +60 \text{ }^{\circ}\text{C}$	Los umbrales son 34.9 % y 76.5 % de VIN (ratiométricos: el sesgo desde VIN es el correcto). El divisor R113/R114 a PC5 carga el nodo 4 % (9.57 k en vez de 10 k): despreciable.
Capacitor de VSYS	C129 10 μF 0603 junto a U6.1/24 + C32/C33 47 μF + C34	104 μF	El hallazgo crítico del 19-oct, cerrado (T31) y colocado (pasada 4).
CHGOFF / BSTOFF	R56 100 k a GND en PA8 · BSTOFF a GND	carga ON por defecto · boost ON	Ninguno flota (la hoja de datos lo prohíbe). Con el MCU en reset, la carga queda en manos de la ventana NTC y del límite de 2.5 A: no se repite el bucle del 10-ago.
OVSNS	unido a VIN	OVP no usada	Permitido por la hoja de datos (p. 12); el umbral de 6.4 V no se alcanza (VEH5V ≤ 5.46 V).
PFO	solo TP2	no llega al MCU	El firmware detecta el respaldo por 5V_SENSE (PA4). Suficiente; una interrupción sería más elegante (v6).
Corriente de respaldo	boost desde 3.2 V	hasta 2.5 A en VSYS	12 W disponibles contra 8.7 W de pico (§5). NMOS 6.5 A; L6 8 A de saturación.

4.2 Riel del módem — U7 AP64350

- **Entrada** SYS5V con C101/C119/C120 (22 μF), C121 (10 μF/25 V) y **C130 100 nF** pegado a U7.2 (T32, pasada 5). **Salida** 0.8 V × (1 + 100 k/31.6 k) = **3.33 V**; L7 4.7 μH/4 A (rizo ≈ 0.44 A a 500 kHz); C43 220 μF polímero + C41 + C122. Frecuencia: RT 200 k → **500 kHz** (450–550). Compensación Rcomp2 9.1 k / Ccomp2 10 nF / C123 68 pF.
- **EN = PC3** a través de R105 10 k, con R106 100 k a GND: **apagado por defecto** (reset del MCU, firmware viejo). Con PC3 en alto EN = 3.0 V (> 1.25 V). Corriente de apagado 1 μA. Es lo que hace posible el ciclo de 10 min: el módem se corta con un pin, sin tocar la etapa.
- **RESET = PC1** a través de R107 1 k hacia J7.5, con SW4G1 en paralelo a GND. Manejar como colector abierto (salida en bajo o alta impedancia; nunca en alto). **LED = PC2** a través de R108 1 k desde J8.8 (la misma señal que enciende D4G1). **Toma de RTCM = PC7** (USART6_RX) a través de R111 1 k desde DOUT_4G: el MCU puede oír las correcciones que el módem manda al F9P.
- **Zócalo**: VCC (J7.1) y VREF (J8.7) a 3V3_MODEM; ON/OFF (J8.1) a GND; USB del módem (J7.7/J7.8) a J9 con D19 USBLC6; MODEM_ON_SLEEP (J8.3 → PC4) con R109 DNP: PC4 queda al aire – configurar con

pull-down.

4.3 V5.7 — la fuente a bordo y la entrada de 9 a 32 V

Cadena: P1.1 → F2 (0452003.MRL, 3 A lento, 125 V) → /VIN_FUSED → D10 SMBJ33A a GND y Q10 IRFR5305 (P-FET: drenador a la entrada, fuente a /24V, compuerta a GND por Rrp1 10 k y Zener DzG1 15 V entre fuente y compuerta) → /24V (C10 47 μ F/50 V electrolítico, C22 10 μ F/50 V cerámico, C149/C150 2.2 μ F/100 V, C11 100 nF) → U25 TPS54360B.

Parámetro	Piezas	Valor y comentario
Salida	R121 57.6 k / R122 10.2 k, ref. 0.8 V	5.32 V (5.21–5.43 con $\pm 1\%$ en R y ref.). Deja 0.9 V sobre el PFI y 0.2 V bajo el máximo de 5.5 V del LTC4040.
Frecuencia	R120 162 k	$\approx$ 600 kHz ($RT = 92417 \cdot f^{-0.991}$). Lejos del AP64350 (500 kHz) y del LTC4040 (2.25 / 1.125 MHz).
Compensación	R123 13 k · C155 6.8 nF · C156 39 pF	Red tipo II; coincide con el diseño de referencia TI para 5 V / 3.5 A con L = 10 μ H y $2 \times 47 \mu$ F.
Inductor y diodo	L22 SRP1265A 10 μ H (15.5 A sat.) · D34 B560C (5 A, 60 V)	Rizo $\approx$ 0.7 A a 24 V. D34 disipa $\approx$ 1.2 W a 24 V y 2.8 A (conduce el 78 % del periodo); se mide su temperatura en banco.
Salida	C153/C154 47 μ F/16 V 1210 + C78 220 μ F polímero	C78 cuelga de una sola vía 0.8/0.3 (aceptado el 21-oct; opcional 2. ^a vía).
Enable / UVLO	R124 523 k y R125 84.5 k DNP	EN flotante = habilitado por la corriente interna; UVLO interno 4.3 V. Si algún día se quiere apagar a < 9 V, se montan.
Rango continuo	D10 (33 V de trabajo, conduce desde 36.7 V) · U25 (4.5–60 V)	9–32 V DC : 12 V y 24 V. Piso: a 2.8 A la regulación necesita $\approx$ 6.5 V.
Polaridad invertida	Q10 bloquea; D10 unidireccional conduce	F2 abre (SMD, no se cambia en campo). Con SMBJ33CA no pasa nada: easy win P-4.
Corriente de entrada	15 W a plena carga	0.7 A a 24 V · 1.9 A a 9 V. F2 de 3 A lento aguanta el arranque (C10 + C22 + C149/150).
Térmico	U25 HSOP-8 con 6 vías en el EP · D34 SMC	$\approx$ 2.5 W en el bloque a 32 V y 2.8 A (U25 $\approx$ 1.0 W, D34 $\approx$ 1.2 W, L22 $\approx$ 0.1 W). A 45 °C en la caja el U25 ronda 100 °C de unión: lejos de los 176 °C de apagado, pero se mide.
Lazo de entrada	C149/C150 a 1 mm de U25.2	$\approx$ 56 mm ² por centros de pad; In1 es GND sólido debajo (207 de 208 mm ²). Decisión D-21-2: se queda y se mide el timbre en SW/VIN (hallazgo E-9).

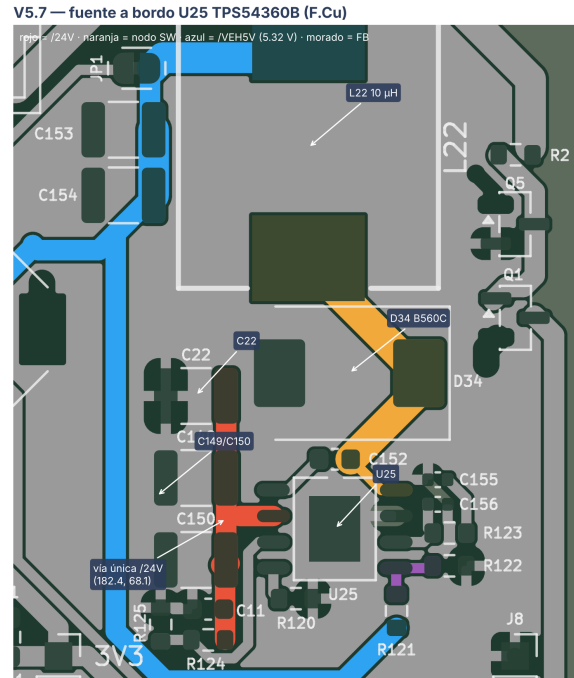


Figura 4: V5.7: bloque de la fuente en F.Cu. Toda la corriente de entrada de U25 cruza una vía 0.8/0.3 en (182.4, 68.1) (hallazgo E-10): a 24 V son 0.7 A y no pasa nada; a 9 V son 1.9 A y se mide con cámara térmica.

4.4 MCU, relojes, arranque y depuración

U16 STM32F411RET6 con VBAT unido a 3V3 (no hay batería de RTC: no hace falta, el MCU sigue alimentado en respaldo); HSE Y3 25 MHz HC49-SD con 15 pF (igual que V5.5, probado); **LSE Y4 Epson FC-135 (CL 12.5 pF, ESR 70 kΩ) con C115/C116 de 12 pF**: la carga efectiva queda en $\approx 8-9$ pF, el oscilador corre unas decenas de ppm rápido (irrelevante para un temporizador de 10 min) y arranca con margen; el firmware pone LSEDRV alto y, si no arranca en 2 s, usa LSI (hallazgo E-12). BOOT0 con R98 10 k a GND y SW2; BOOT1 (PB2) con R99 10 k a GND; DFU por J11 con D14/D15/D16 (ESD) y Rdfu1 22 k en PA10 para que el bootloader no se enganche con ruido en USART1; NRST con C104, SW1, P10 y TP5; SWD en TP3/TP4; VCAP1 4.7 μ F; VDDA por R104 10 Ω + C109/C112. Pines al aire (PA7, PB1, PB10, PC6, PC8-PC12, PD2): el firmware los pone en pull-down para dormir.

PA15 (ETH_RST) tiene pull-down de 4.7 k: tras el reset el pin es JTDI con pull-up interno (≈ 40 k) y el nodo queda en ≈ 0.35 V – el W5500 arranca en reset, como quiere el ECO. PA5 (IGN_SENSE): divisor 22 k arriba / 22 k || 3.3 k abajo ($\times 0.1154$) + BAT54 a 3V3: 24 V $\rightarrow$ 2.77 V, 13.8 V $\rightarrow$ 1.59 V, 12 V $\rightarrow$ 1.38 V – **en máquinas de 12 V digitalRead no es confiable** (zona indefinida 0.99–2.31 V): ADC con umbrales 0.80 / 0.55 V (hallazgo E-7).

4.5 Etapa RTK, Modo B y telemetría

PWR_CTRL (PA1) → R1 1 k → Q5 (MMBT3904) → GATE_LS con R2 10 k a SYS5V → Q1 AO3401A; fuente por F1 (PPTC) desde SYS5V, drenador a SW_5V (C3 220 μ F, C40) → MOD1.5. Con el MCU en reset la etapa está apagada (invariante 1). USART2 (PA2/PA3) al UART1 del simpleRTK2B; USART1 RX (PA10) toma TX2 (NMEA); USART1 TX (PA9) al contacto NO de K1; K1 (bobina en SYS5V, Q6 por PB5 con R41 pull-down, D6 1N4148 de rueda libre) en reposo deja TX2 → DIN_4G directo (invariante 2). Sin cambios contra V5.5 salvo la toma de RTCM en PC7.

4.6 Puertos: Ethernet, RS-485, RS-232, USB y sensores

Puerto	Qué hay (netlist)	¿Usable?	Reglas y hallazgos
Ethernet J10	W5500 en SPI2 (PB12–15), INT PC0, RST PA15 con pull-down; RSET 12.4 k; TOCAP 4.7 μ F; 1V2O 10 nF; PMODE con pull-up (auto-negociación); TCT a 3V3_ETH; pares con 49.9 Ω a RCT; LED de enlace J10.9/10	Sí	J10.8 al aire (terminación Bob-Smith sin tierra: solo EMC); LED de actividad invertido (J10.11/12): cosmético. 3V3_ETH siempre encendido (U12 sin enable): en batería el firmware pone el PHY en power-down (13 mA) – hallazgo E-3.
RS-485 P15	U14 SP3485EN a 3.3 V; RO $\rightarrow$ RXA, DI $\leftarrow$ TXA de U10; DE y RE unidos a RTS$\overline{A}$; R82 120 Ω por JP5 (abierto)	Sí, punto a punto	Tras el reset $\overline{RTS\overline{A}} = 1 \rightarrow$ transmisor encendido: ocupa el bus hasta que el firmware escribe EFCR/MCR (~ 1 s en el arranque; también durante DFU). Sin TVS ni polarización de reposo (el SP3485 no es a prueba de bus abierto): bytes basura con el cable suelto. Hallazgo E-4; THVD1410 para las 108 / 322.
RS-232 P16	U15 MAX3232 a 3.3 V con C85–C88 100 nF; T1IN $\leftarrow$ TXB; R1OUT $\rightarrow$ RXB; canal 2 a tierra	Sí	R1OUT y H4.3 comparten SER_RXB: H4 (TTL) y P16 nunca al mismo tiempo (hallazgo E-5; v6 pone R147).
TTL H4	3V3 · TXB · RXB · GND	Sí	Mismo canal B del SC16IS752 que el RS-232.
USB-C J11	DFU del MCU (PA11/PA12), ESD, VBUS $\rightarrow$ D13 $\rightarrow$ LDO (alimenta el MCU sin 24 V)	Sí	Igual que V5.5.
USB-C J9	Paso directo al USB del módem (J7.7/J7.8) con D19 USBLC6	Sí	Para configurar el 4G NTRIP Master sin sacarlo.
I ² C	SHT40 0x44 · TMP102 0x48 (U4, zona del cargador) · TMP102 0x49 (U18, zona del módem) · SC16IS752 0x4D · PCF8574 0x20 · SC7A20 0x18; pull-ups 4.7 k	Sí	U4 se movió 54 mm (ahora mide el cargador, no el MCU); U18 es nuevo. El acelerómetro responde WHO_AM_I = 0x11; INT1 en PB9 (EXTI9, despertar desde STOP).
Gauge y RGB	PCF8574 P0–P3 $\rightarrow$ DB1–4 (120 Ω); P4–P6 $\rightarrow$ P14 RGB; P7 libre	Sí	P7 ya no es el puente de MODEM_RST de la V5.5.
Ventilador P6	Q2 AO3400A por PA6 (Rgs1 100 k); V5.6 desde U2 (24 V), V5.7 desde VEH5V por JP1	Sí	En respaldo no hay ventilador en ninguna de las dos (ni U2 ni U25 tienen 24 V): el termostato de batería del firmware es inocuo.
Pines de U10 al aire	$\overline{CTS\overline{A}}$, $\overline{CTS\overline{B}}$, GPIO0–7	–	Entradas CMOS flotando: sin efecto con el control de flujo apagado; v6 las aterriza.

5 C · Batería, apagón del módem y ciclo de 10 minutos

5.1 Presupuesto de corriente en respaldo

En respaldo el LTC4040 eleva el paquete (3.2–3.5 V) a **4.79 V** en VSYS y puede entregar **2.5 A** (12 W) con el paquete en 3.2 V. De ahí cuelga todo:

Carga	Promedio	Pico	Base del número
Etapa RTK (simpleRTK2B Pro + F9P)	0.7 W (0.15 A)	1.0 W	F9P $\approx$ 85 mA a 3.3 V + LDO + LEDs; medido 0.9 s a NMEA tras STACK ON.
Módem 4G (vía U7, η 0.9)	1.5 W (0.31 A)	7.3 W (1.5 A)	0.4 A promedio a 3.3 V; ráfagas LTE de 2 A a 3.3 V durante $\sim$ 1 ms (incidente PFI del 24-jul).
MCU y lógica (3V3 por U17)	0.5 W (0.1 A)	0.6 W	STM32 a 96 MHz, SC16IS752, MAX3232, SP3485, PCF8574, sensores, LEDs.
W5500 (U12, 3V3_ETH)	0.05 W en power-down · 0.3–0.5 W activo	–	13 mA en PD; 65 mA sin enlace; 132 mA con enlace (hoja de datos p. 59).
K1 (Modo B)	0.15 W si está enganchado	–	Bobina G5V-1 5 V: 30 mA.
Ventilador	0	0	Sin 24 V no hay 5V_FAN en ninguna de las dos tarjetas.
Total ventana encendida	$\approx$ 2.9 W (0.6 A)	$\approx$ 8.7 W (1.8 A)	Pico $<$ 2.5 A del boost: margen 0.7 A. Del paquete a 3.2 V: 1.0 A promedio, 3.0 A de pico (0.2 C del 1S4P).

Por qué ya no hay apagón del módem (mandato 4)

El caso que mató a la V5.5 fue estructural: su buck del módem (MP1584) necesitaba 4.5 V y el riel de respaldo era 4.6–4.79 V; una ráfaga lo hundía bajo 4.5 V, el PMIC del módem abortaba y no reintentaba. En V5.6/V5.7 el AP64350 regula desde **3.8 V** (1 V de margen bajo los 4.79 V), tiene 220 μ F en su salida y el boost del LTC4040 entrega 2.5 A contra 1.8 A de pico. El PFI quedó en 4.40 V, 0.2 V más abajo que en EinarBoard 1.0. Lo que queda es *secuencia*, y eso es firmware: nunca encender el módem al mismo tiempo que la etapa (el inrush de C3 220 μ F + C40 a través de Q1 es un escalón que el boost cubre en $\sim$ 100 μ s, pero mejor sin el módem colgado), y nunca encenderlo con el paquete bajo la rodilla de LFP (2.95 V). Si el firmware respeta eso, no hay caso de brownout en el hardware de hoy.

5.2 Piso dormido: lo que consume la tarjeta con todo apagado

Componente (estado dormido)	Potencia	Comentario
W5500 en PHY power-down, vía U12 (η 0.85)	50 mW	El rubro más grande; sin power-down serían 300–500 mW. No hay enable de 3V3_ETH (hallazgo E-3).
MCU en STOP + RTC (LSE), reg. principal	1.5 mW	42 μ A a 25 °C, $\sim$ 300 μ A a 85 °C.
MAX3232 (sin shutdown) · SP3485 (DE = $\overline{\text{RE}}$: receptor o transmisor siempre uno encendido)	1.5 + 2.5 mW	El SP3485 no puede entrar en shutdown con DE y $\overline{\text{RE}}$ unidos.
LED D18 (PWR, siempre encendido) · Rdfu1 22 k hacia el F9P apagado	4.3 + 0.5 mW	D18 no tiene control; 1.3 mA.
U17 TLV1117LV (100 μ A) · LTC4040 boost en Burst (40 μ A) · U12 Iq · divisores	1.5 mW	
SC16IS752 (sleep) · TMP102 $\times$ 2 (shutdown) · SHT40 · SC7A20 (low power) · PCF8574	0.5 mW	
U7 AP64350 apagado · etapa apagada · K1 suelto	0	Son los tres cortes que tiene el firmware.
Total estimado	$\approx$ 65–75 mW	Se mide en el piloto con un PPK2 en BAT+ (gate G1 del plan del 9-sep: $<$ 50 mW era la meta; $<$ 100 mW vale para 10 min).

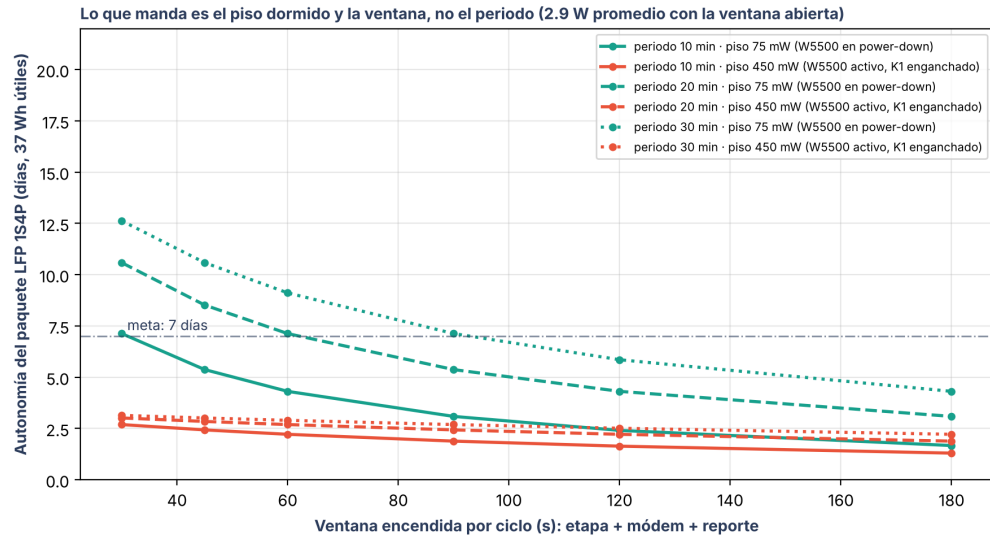


Figura 5: Autonomía del paquete LFP 1S4P (37 Wh útiles) según la ventana encendida por ciclo, el periodo y el piso dormido. Con 45 s de ventana cada 10 min y 75 mW de piso: ≈ 5 días; cada 20 min: ≈ 8.5 días. Con el W5500 activo (450 mW) ninguna combinación llega a 7 días.

5.3 La secuencia del ciclo (lo que 0.7.0 tiene que hacer)

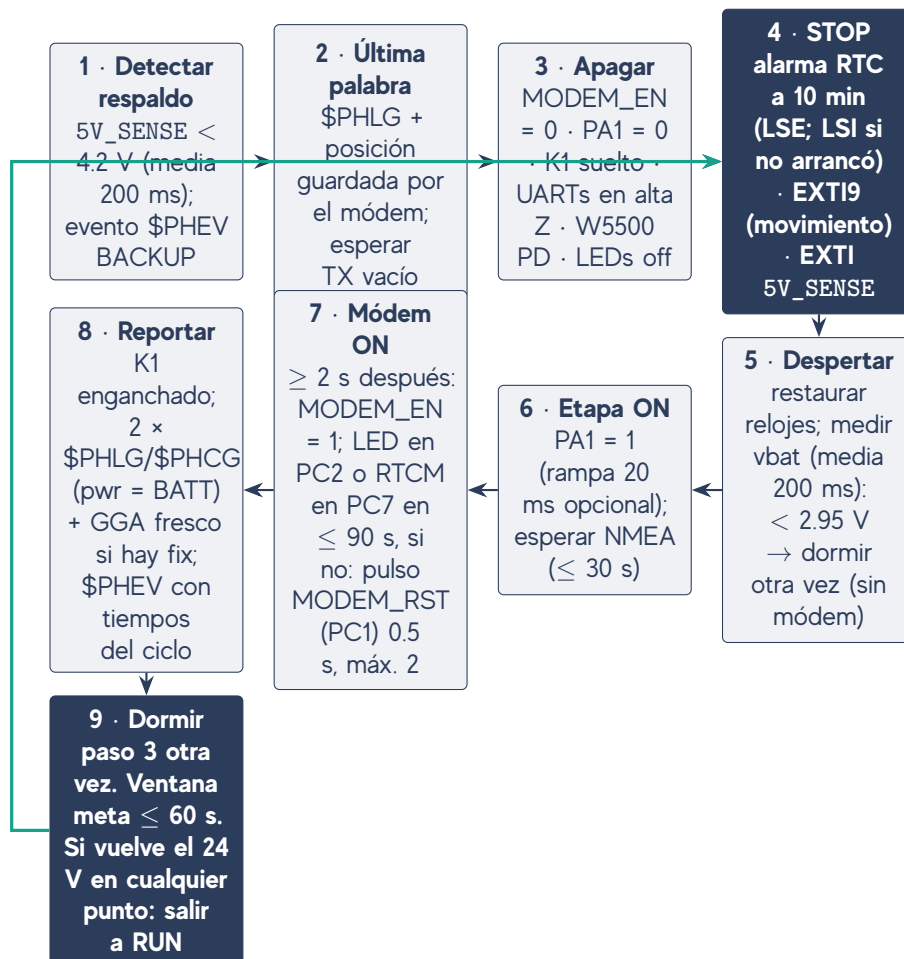


Figura 6: Ciclo de respaldo de 0.7.0. Lo que lo hace posible en hardware: MODEM_EN (PC3), PWR_CTRL (PA1), el MCU alimentado en respaldo, el LSE Y4 y la INT1 del SC7A20 en PB9.

Reglas que salen del hardware y entran al firmware:

- **Umbral LFP, no Li-ion.** 0.6.3 corta la etapa a 3.40 V y rearma a 3.70 V (Li-ion). En LFP la meseta está en 3.2–3.3 V; con 3.40 V la tarjeta se declararía vacía con el paquete a medio llenar. Corte en **2.95 V** (media de 200 ms, nunca una muestra dentro de una ráfaga), rearme en **3.20 V**; SoC por conteo de culombios, no por voltaje (hallazgo F-2 / riesgo R12).
- **Nada de loop() a 96 MHz mientras «duerme».** Hoy el estado SLEEP corta PWR_CTRL y sigue girando a 96 MHz (≈ 165 mW); eso solo ya duplica el piso. STOP con alarma RTC es el cambio sustantivo.
- **W5500 en power-down, no en reset.** La corriente con RSTn en bajo no está especificada; en power-down son 13 mA. Sacarlo del reset, escribir PHYCFGR (OPMD = 1, OPMDC = 110) y dejarlo.
- **K1 suelto entre ventanas:** 150 mW de bobina serían 2× el piso. Se engancha solo durante los reportes; la lógica de 0.5.1 (insertar en huecos de ≥ 8 ms, soltar antes de cortar) sigue valiendo.
- **Módem «encendido pero muerto».** Rdfu1 (22 k en PA10) puede sostener a medias el riel del módem apagado a través de K1 (NC) y su ESD: el pulso de MODEM_RST después de cada MODEM_EN es la defensa, y ya está probado (SW4G1).

- Si el 24 V vuelve a mitad de ciclo, se sale al modo normal sin reset (en V5.5 el reset era la única forma de revivir el módem; aquí el riel se controla con un pin). Se conserva como opción (ENABLE_WAKE_RESET).

5.4 Qué mide el piloto para cerrar esta sección

Medición	Cómo	Criterio de aceptación
Piso dormido	PPK2 o Joulescope en BAT+, 10 min	< 100 mW (meta 75); histograma sin picos del W5500
Arranque del módem en batería	Paquete al 20 % (3.0 V/celda) y ≥ 45 °C; 20 ciclos de 10 min	LED/RTCM en ≤ 90 s en los 20; MAIN5V ≥ 4.3 V en el osciloscopio durante el arranque
Ráfaga LTE en respaldo	Osciloscopio en SYS5V y 3V3_MODEM durante el registro	SYS5V > 4.3 V; 3V3_MODEM > 3.1 V; sin reinicio del MCU
Carga a 24 V con el sistema encendido	TP1 ÷ 32 contra V_{RS1} (§4.5 de la auditoría del 16-oct)	razón 1.0–1.1 (Kelvin); carga 1.2–1.4 A con etapa + módem encendidos
Transiciones 24 V ↔ batería	20 cortes de 10 s con módem registrado	sin reset del MCU; sin caída del módem; \$PHEV BACKUP_START/END en el servidor

6 D · El cobre final, sobre los archivos exactos de los Gerber

6.1 DRC, paridad y ERC

Prueba (KiCad 10.0.4, copias)	V5.6 f07ad5b5	V5.7 9373ebe8
DRC con .kicad_dru, relleno y paridad	3 errores , los 3 npth_inside_courtyard de MH7/MH9/MH10 contra MOD1 (por diseño, excluidos en el .kicad_pro)	igual
Sin conectar	0	0
Paridad con el esquemático	13 avisos: solo los PWR_FLAG (PF1–PF14)	igual
Avisos	87 «no coincide con la biblioteca» (bibliotecas globales de la Mac y los courtyards de T38 en U7/U26), 2 de serigrafía en el borde (MOD1), 1 serigrafía sobre máscara (MH6)	89 (+U25, L22) · 2 · 1
ERC	25 infracciones, 0 errores (las mismas que el 20-oct)	27, 0 errores

6.2 Sensado Kelvin de RS1 — comprobado otra vez

La prueba del 21-oct se repitió con un método independiente: se recorta el área del pad de RS1 del cobre y se pregunta a dónde llega el hilo de sensado. **V5.6 y V5.7: U6.6 (VIN) solo llega a su propio pad y a nada más; U6.7 (CLN) igual.** La corriente de entrada entra a RS1.1 por dos vías 0.6/0.3 ((150.7, 115.9) y (150.9, 116.6), unidas en F.Cu y B.Cu) y sale de RS1.2 a Q7 sin pasar por los hilos de sensado. El límite de entrada queda en $25 \text{ mV} / 10 \text{ m}\Omega = 2.5 \text{ A}$, no en el $\approx 1 \text{ A}$ de la V5.5.

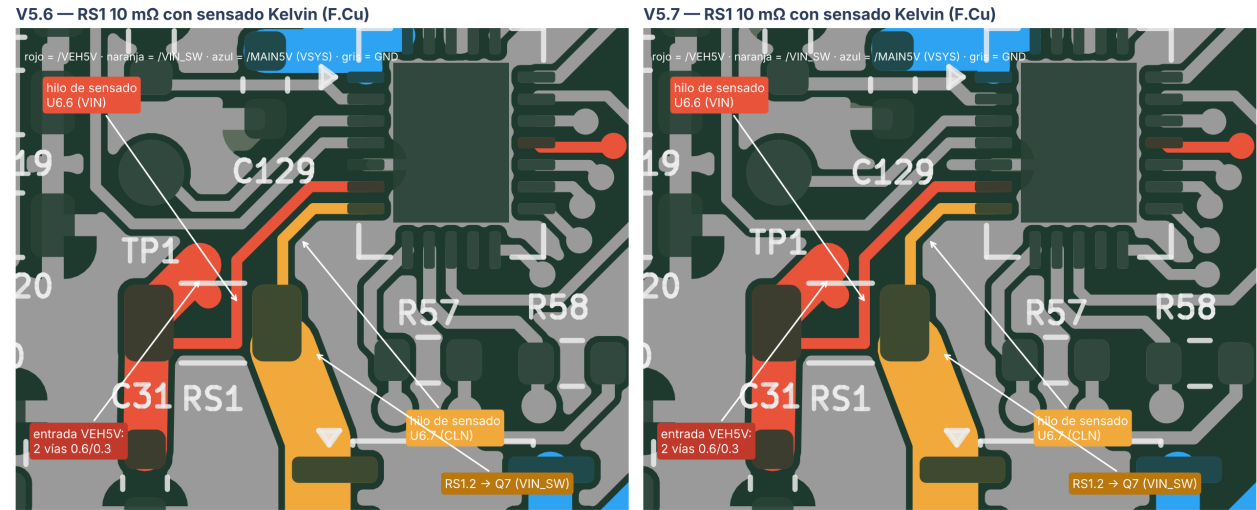


Figura 7: RS1 en F.Cu, V5.6 y V5.7: hilos de sensado de 0.25 mm (VIN y CLN) hacia su pad, entrada de potencia por dos vías y salida directa a Q7.

6.3 Vías únicas en las redes de potencia

Para cada red de potencia se buscaron las vías cuya ausencia parte la red (puntos de articulación). Lo que queda coincide con lo aceptado el 19 y 21-oct, con dos observaciones nuevas:

Red	Vía única y lo que aísla	Corriente	Veredicto
/VEH5V	(160.155, 113.19) → U6.16 OVSNS (ambas); (136.1, 42.5) → JP1 ventilador (V5.6); (145.9, 57.6) → C78 + C30 + R55 + R7 (V5.7)	sensado · 0.2 A · bulk	Aceptadas. C78 cuelga de una vía: su efecto en alta frecuencia es menor, el de ms (ráfagas) se conserva.
/SYS5V	(170.9, 47.1) / (165.4, 47.1) → R2 (pull-up); V5.7 (146.37, 86.96) 0.6/0.3 → D12 + U12 + C101	0 · ≈ 0.3 A	Nuevo, E-11: por esa vía pasan el LDO del MCU (D12) y el buck del W5500. Eléctricamente sobra (una 0.3 mm aguanta ~1 A); es un punto único de falla para el cerebro de la tarjeta. Siguiendo revisión.
/BAT_PLUS	(155.5, 109.2), (172.0, 113.2), (169.8, 113.4) → U6.23 + C35; (153.4, 60.0) → R5	sensado · sensado	El pin BAT del LTC4040 es de sensado; la corriente va de P4 a L6. Aceptadas.
/24V V5.7	(182.4, 68.1) 0.8/0.3 y (184.0, 121.8) → toda la entrada de U25	0.7 A a 24 V · 1.9 A a 9 V	E-10: aceptada el 21-oct para 24 V. A 9 V se mide con cámara térmica. Segunda vía en la siguiente revisión.
/24V V5.6	4 vías 0.6–0.8 hacia U2 (ventilador)	0.1 A	Aceptadas.
/3V3_ETH	(86.6, 52.7) y (95.2, 57.2) → todo el W5500	0.13 A	Aceptadas (herencia V5.5).
/SW_IN	(195.1, 60.6) y (132.0 / 122.6, 44) → Q1; 86 / 95 mm en ln2 a 1.0 mm	0.2 A	Herencia V5.5; ≈ 80 mΩ, 20 mV. Aceptada.
/ETH_SW · /SW_FAN	nodos de conmutación de U12 y U2 por vías y capas internas (16–28 mm)	–	Herencia V5.5 (auditoría EMC del 22-ago): ruido, no falla. v6.

6.4 Potencia por capas internas y lazos de los convertidores

/SYS5V tiene 20.2 mm (V5.6) / 14.7 mm (V5.7) en ln2 a 1.5 mm: es la rama hacia R2 que se permitió el 19-oct. /BAT_PLUS, /MAIN5V, /VEH5V, /3V3_MODEM, /SW_BAT y /SW3_NODE: 0 mm en capas internas en las dos tarjetas. /SW_BAT (nodo del boost del LTC4040, hasta 4 A de pico en respaldo) va en F.Cu a 0.75–1.0 mm y ≈ 15 mm hasta L6: mejor que los 0.3 mm de la V5.5 que señaló la auditoría EMC, todavía tibio a plena carga; se mide la temperatura de L6/U6 en el piloto. Lazos: U7 con C130 a 1.8 mm del pin VIN y L7 a 4.0 / 0.4 mm del pin SW; U25 (V5.7) con D34 a 2.3 mm de L22 y C149/C150 a 1 mm del pin VIN (lazo ≈ 56 mm² sobre plano sólido, D-21-2); U12/L8 y U2/Dbk1 como en V5.5 (35 y 18 mm: ruido, no falla; v6).

6.5 Netclasses: una nota para la siguiente revisión

La clase HV24 (holgura 0.5 mm) cubre /24V_IN, 24V, IGN_IN y Q10_GATE. En la V5.7 las redes nuevas /VIN_FUSED y /SW_PWRIN quedaron en la clase por defecto (0.2 mm). A 32 V con máscara eso sobra (IPC-2221 pide 0.13 mm), y el DRC salió limpio; es higiene de proyecto, no un hallazgo de fábrica (E-15).

7 E · Firmware: dónde estamos y qué hace falta para que «todo funcione»

7.1 0.6.3 contra el hardware de V5.6 / V5.7

El firmware de campo (hbox_v5_bringup 0.6.3, 2025 líneas) sirve a la V5.5 y a la V4. Sobre una V5.6 compila y arranca, pero **no enciende el módem** y lee mal dos entradas:

Función	0.6.3 (V5.5)	V5.6 / V5.7 (netlist)	Efecto con 0.6.3
Riel del módem	siempre encendido (MP1584 desde el riel)	MODEM_EN = PC3, apagado por defecto	el módem nunca enciende
Reset del módem	PCF8574 P7 → puente a SW4G1	PC1 directo (R107)	el pulso no hace nada
LED del módem	no se lee	PC2	sin señal de vida
NTC	PB1, 3V3–10k–NTC–GND	PC5, nodo NTC del LTC4040 ×0.5455	lectura basura
Flotación	4.00 V (Li-ion)	3.50 V (LFP, JP2 2-3)	rearranques de carga mal juzgados (0.95 × flot.)
Corte en batería	3.40 / 3.70 V	LFP: 2.95 / 3.20 V	corta con el paquete a medio llenar
Ignición	digitalRead PA5	ADC (12 V → 1.38 V)	aleatoria en máquinas de 12 V
Acelerómetro · RTCM	–	SC7A20 en 0x18 (INT1 PB9) · USART6 RX en PC7	sin usar
Ciclo en batería	ENABLE_DUTY 0; con 1: espera activa a 96 MHz, 120–180 s por ventana	STOP + RTC posible (LSE Y4)	piso de 165 mW solo por el MCU

Entregado hoy: 04-Source-Code/firmware/hbox_v5_bringup/board_v56.h, el mapa de los 64 pines derivado del netlist (idéntico para V5.6 y V5.7), con los umbrales del hardware como constantes y las notas de cada pin nuevo. Extracto:

```
#define PIN_MODEM_EN    PC3    // -> R105 10k -> EN del AP64350; R106 100k a GND: HIGH = 3V3_MODEM encendido
#define PIN_MODEM_RST   PC1    // -> R107 1k -> J7.5 (RESET XBee, activo en BAJ0; SW4G1 en paralelo).
    Colector abierto.
#define PIN_MODEM_LED   PC2    // <- R108 1k <- J8.8 (LED del modem). Entrada.
#define PIN_RTCM_TAP    PC7    // USART6_RX <- R111 1k <- DOUT_4G (RTCM3 hacia RX2 del F9P). Solo escucha.
#define PIN_ACC_INT1    PB9    // INT1 del SC7A20 (EXTI9): despertar por movimiento desde STOP
```

```
#define PIN_NTC_CELL      PC5    // nodo NTC del LTC4040 x 120k/(100k+120k); solo con VEH5V presente
#define PIN_IGN_SENSE     PA5    // ADC: x0.1154; umbral 0.80 V ON / 0.55 V OFF (12 V -> 1.38 V)
#define BOARD_PFI_FALL_V  4.40f // R51 270k / R52 100k
#define BOARD_VSYS_BACKUP_V 4.79f // R53 499k / R54 100k
#define BOARD_VFLOAT_V    3.50f // JP2 2-3 (LFP), F1 = 0, F0 = 1
#define BOARD_ICHG_A       1.40f // R50 1.43k
#define BOARD_IIN_LIMIT_A  2.50f // RS1 10 mR Kelvin
```

7.2 Los algoritmos que ya existen (0.6.3) y que 0.7.0 hereda

1 · Gobernador de carga (chargeService). El cargador no se enciende «porque sí»: se enciende cuando el riel demuestra que puede con la carga y se corta antes de que el PFI lo haga. Nació del incidente del 10-ago (carga + ráfaga LTE → PFI → bucle de reinicios). Con RS1 Kelvin el LTC4040 ya recorta solo a 2.5 A, pero el gobernador sigue siendo la segunda línea.

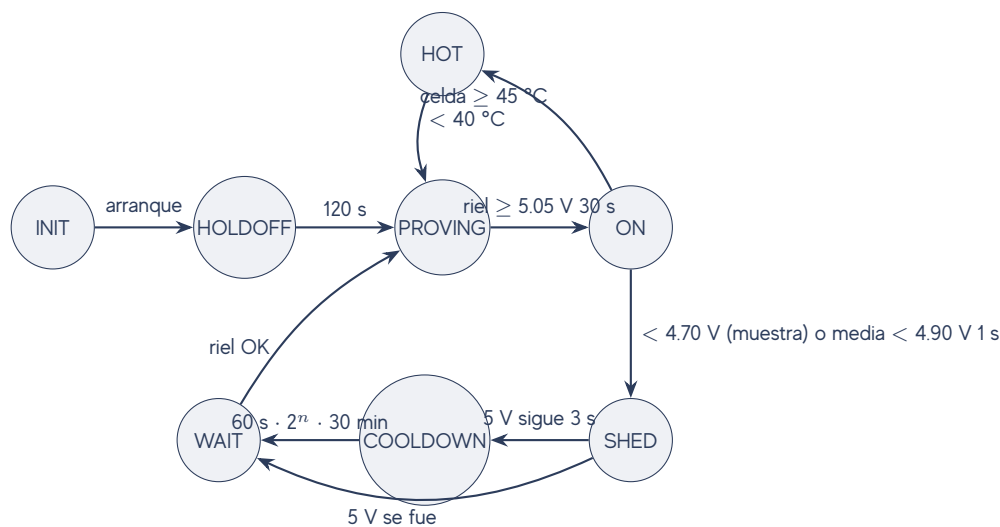


Figura 8: Gobernador de carga (0.6.1–0.6.3). HOLDOFF también tras cada STACK ON (ventana de registro LTE). Un corte cuenta y dobla el enfriamiento solo si el 5 V sigue ahí 3 s después. Pulso de rearranque de 500 ms del LTC4040 bajo $0.95 \times$ flotación; nunca con FAULT activo. En 0.7.0 cambian las constantes de flotación y de paquete (LFP), no la máquina.

2 · Recuperación de enlace. Gracia de 90 s tras STACK ON; sin NMEA válido 60 s → ciclo de etapa (máximo uno cada 5 min); RTK perdido 15 min después de haberlo tenido → ciclo (uno cada 30 min); tres ciclos → **LIMP** (se queda encendida y lo reporta). Invariante 3: las correcciones viven en el módem, el ciclo de etapa es el remedio, nunca un reset del GNSS. **0.7.0:** el ciclo de etapa incluye al módem en orden – MODEM_EN = 0, PA1 = 0, esperar 10 s a que los rieles lleguen a 0 V (PWR_RETURN_OFF_MS), PA1 = 1, NMEA, MODEM_EN = 1 – para no cargar el boost con el módem registrándose mientras la etapa hace inrush (F-8).

3 · Modo B y telemetría en banda. K1 se engancha 10 s después del primer NMEA; el MCU retransmite TX2 del F9P hacia el módem y *inyecta* sus líneas solo cuando el anillo de transmisión lleva ≥ 8 ms vacío (nunca parte una sentencia): \$PHLG (campos 1–24, ≤ 100 caracteres: el 4G NTRIP Master tira líneas de más de ~ 108) cada 30 s, \$PHCG (energía y gobernador) en el hueco siguiente, \$PHEV por evento; antes de cortar la etapa o reiniciar, se vacía la cola y se suelta K1. El servidor (retranslator.py, _parse_phlg / _parse_phcg) no cambia. Fail-safe: con el MCU muerto, K1 suelto = F9P → módem directo.

4 · Vigilancia del módem. Hoy es indirecta: la caída del riel en ventanas de 30 s (ráfagas LTE = vivo; plano 4 ventanas = oscuro, con histéresis 30/50 mV) y la edad del RTCM en los campos 13/14 del GGA. **0.7.0** la vuelve directa con el hardware nuevo: MODEM_LED (PC2) y la toma de RTCM3 (PC7, bytes 0xD3 en los últimos 120 s). Pulso de MODEM_RST (PC1, 500 ms) 5 s después de MODEM_EN y si no hay vida en 90 s (máximo 2 por ventana).

5 · Cortes térmicos y de batería. Etapa fuera a 60 °C (TMP102 o NTC), rearme a 55; aviso a 50. Batería: corte y rearme por media de 200 ms (0.6.3). **0.7.0:** umbrales LFP (2.95 / 3.20 V) y la temperatura de la celda ya no viene de un NTC propio sino de U4 (cargador) y U18 (módem); NTC_CELL se reporta solo con 24 V presente.

6 · Ventilador. Política v3.0.3: con vehículo (5 V + ignición) 100 % siempre; en batería termostato 48/45 °C – que en V5.6/V5.7 no tiene efecto porque sin 24 V no hay 5V_FAN. Sin cambios.

7 · Medición. ADC calibrado con VREFINT de fábrica; muestras rápidas por lazo con mínimo de ventana (detecta la ráfaga) y media de 200 ms (decide); la media del paquete, no una muestra, para cortar.

8 · Supervisión propia. IWDG de 16 s; razón de cada reset propio en los registros de respaldo del RTC (sobrevive al reset) y en el \$PHEV_BOOT siguiente; holdoff de carga $\times 2^n$ tras un reset causado por una carga; bandera MANUAL en EEPROM emulada (solo 0x5A = manual).

9 · Ciclo de respaldo (nuevo). La figura 6. Despertadores: alarma RTC (10 min; adaptativo 15 → 30 → 60 min después de 24 h es una opción que el servidor puede pedir), INT1 del SC7A20 (movimiento: la máquina se mueve, hay que reportar) y el regreso del 24 V. Posición: la última guardada con pwr=BATT y bandera de antigüedad; un fix fresco solo si llega en la ventana.

7.3 Lo que falta para 0.7.0, con tamaño

	Trabajo	Tamaño	Prueba que lo cierra
F-1	board_v56.h + -DHB0X_BOARD_V56; MODEM_EN/RST/LED en setStack y en el arranque; NTC_CELL; flotación y umbrales LFP; ignición por ADC	1 día (0.7.0-pre)	Tarjeta del piloto en banco: el módem enciende 2 s después del NMEA, registra, RTCM en PC7; tnt c razonable a 24 V; ignición OK a 12 y 24 V
F-2	Ciclo de respaldo: STOP + alarma RTC (LSE con fallback LSI), apagado ordenado, W5500 PD, K1 suelto, reporte x2, despertar por INT1	3-4 días	20 ciclos con paquete al 20 % a 45 °C; piso < 100 mW; el servidor ve 2 líneas por ventana
F-3	SC16IS752: driver mínimo (baudios, FIFO, IRQ en PB8); EFRCR auto-RS-485 + RTS en bajo como primera escritura ; eco/lazo para las pruebas B3/B4	1 día	RS-485 y RS-232 en lazo a 115200 sin errores; bus libre < 100 ms después del reset
F-4	Ethernet de campo: DHCP o IP fija configurables, servidor/puerto configurables, reconexión, PD en batería (parte del 0.6.0-eth ya existe)	2 días	24 h de espejo NMEA + \$PHLG a un servidor TCP sin bloquear el lazo
F-5	SC7A20: WHO_AM_I 0x11, 10 Hz low power, umbral de movimiento, INT1 enclavada	0.5 día	Golpe en la mesa despierta del STOP
F-6	Vigilancia del módem por LED y RTCM; pulso de reset con límite	0.5 día	Desconectar la antena LTE: la unidad lo reporta en ≤ 2 min
F-7	Modo B con el módem apagado/encendido por software: no insertar hasta que el módem viva; soltar antes de MODEM_EN = 0	0.5 día	Sin líneas truncadas en el historial crudo del servidor
F-8	Secuencia de recuperación con módem (arriba)	0.5 día	10 ciclos de recuperación forzados sin reset del MCU

Compilación como hasta ahora: arduino-cli + STM32duino 3.x, GenF4:pnum=GENERIC_F411RETX, usb=CDCgen,xserial=generic,rtlib=nanofp (sin nanofp el %f sale vacío), build_opt.h con anillos UART de 256, HSE 25 MHz por SystemClock_Config. Binario con la tarjeta en el nombre: hbox-tarjetaV56_0.7.0.bin (sirve a V5.7). **Regla que no cambia: banco antes de campo.**

Dónde puede fallar el firmware aunque el hardware esté bien (riesgos F)

(a) **STOP mal hecho**: un periférico con reloj encendido o un pin flotando duplican el piso; se mide, no se supone. (b) **Rearranque del módem**: si 3V3_MODEM no llega a 0 V entre ventanas (C43 de 220 μ F con μ A de carga tarda; Rdfu1 lo sostiene), el módem puede quedar «encendido pero muerto»: el pulso de reset es la defensa y hay que verificar que SW4G1-por-PC1 revive al 4G NTRIP Master en ese estado. (c) **El 4G NTRIP Master tarda**: registro + NTRIP $\approx$ 20-40 s; la ventana no puede ser de 10 s. (d) **RTC**: LSE que no arranca sin fallback = unidad que no despierta. (e) **Líneas largas**: cualquier campo nuevo en \$PHLG rompe el límite de $\sim$ 100 caracteres del módem; lo nuevo va en \$PHCG/\$PHEV.

8 Hallazgos: problema → arreglo

Clases: ■ bloqueante · ■ alto · ■ medio · ■ bajo / easy win. «Pedido» = se resuelve en el formulario de JLC o en el BOM sin tocar cobre; «0.7.0» = firmware; «Piloto» = se mide en banco; «Rev. sig.» = cambio de cobre para la siguiente revisión (no detiene el pedido).

Id	Tarjeta	Problema (dónde)	Arreglo	Quién
<i>Paquete y pedido</i>				
P-1	OK	ambas	Los .kicad_pcb del repo traían el relleno de zonas de la pasada 5; el relleno fresco solo existía en el Gerber del Toolkit (fig. 1).	Leo (commit)
P-2	■	ambas	U6 QFN-24 0.5 mm: 3 vías térmicas dentro de las ventanas de pasta (50 %); U7/U25 con pasta al 100 % y vías en el pad. La causa de los puentes de V5.5/V4.	Leo (pedido) · Jesús (lupa)
P-3	■	ambas	Rotación de U7, U25, U26, L22 (easyeda2kicad, sin corrección del Toolkit) y polaridad de D34 nunca fabricadas.	Leo, al pedir
P-4	■	V5.7 (V5.6)	D10 SMBJ33A unidireccional: con el arnés al revés conduce y abre F2 (SMD, no se cambia en campo); en V5.6 sin fusible quema D10.	Leo, antes de pedir
P-5	■	ambas	U14 SP3485 sin receptor a prueba de bus abierto ni ESD especificada; U15 MAX3232 sin ESD.	Adriana (pre-orden)
P-6	■	ambas	10 nF 0603 con dos códigos (C1589 básico, C57112 extendido); C22 etiquetado 22 μ F pero C138687 es 10 μ F/50 V.	Leo, BOM
P-7	■	V5.7 (V5.6)	JST del borde superior movidos 12–38 mm; en V5.7 P14 (RGB) 68 mm y DB1--DB4 al borde derecho.	Jesús, piloto
P-8	■	ambas	MH11 (abrazadera del disipador de V5.5) ya no existe: U6/L6 sin abrazadera.	Jesús, piloto
<i>Eléctrica</i>				
E-1	OK	ambas	LTC4040: PFI 4.40/4.51 V, respaldo 4.79 V, 2.5 A Kelvin, 1.40 A, 3.50 V LFP, NTC +10...+60 °C, C129, CHGOFF/BSTOFF atados, OVSNS = VIN.	—
E-2	OK	ambas	Riel del módem: AP64350 3.33 V a 500 kHz desde SYS5V, EN apagado por defecto, C130, C43 220 μ F, RST/LED/EN/RTCM al MCU.	—
E-3	■	ambas	3V3_ETH (U12) no tiene enable: el W5500 cuelga siempre; en reset su corriente no está especificada, activo 65–132 mA.	0.7.0
E-4	■	ambas	RS-485: DE y $\overline{\text{RE}}$ en $\overline{\text{RTSA}}$: transmisor encendido desde el reset hasta que el firmware configura U10 (ocupa el bus ~1 s; también en DFU). Sin TVS ni polarización.	0.7.0 · BOM
E-5	■	ambas	RS-232: R1OUT de U15 y H4.3 comparten SER_RXB.	Manual
E-6	■	ambas	Ethernet: J10.8 al aire (Bob-Smith), LED de actividad invertido.	Rev. sig.

Id	Tarjeta	Problema (dónde)	Arreglo	Quién
E-7	■ V5.7	Ignición a 12 V = 1.38 V en PA5: zona indefinida del STM32.	0.7.0: ADC con histéresis 0.80 / 0.55 V. Con el gabinete a 24 V no aplica.	0.7.0
E-8	■ V5.7	Entrada 9–32 V con F2 SMD: en campo el breaker del gabinete sigue siendo la protección.	Nada; documentar en el manual.	Manual
E-9	■ V5.7	U25: lazo de entrada $\approx 56 \text{ mm}^2$ (D-21-2) y $\approx 2.5 \text{ W}$ en el bloque a 32 V / 2.8 A.	Banco: timbre en SW/VIN y temperatura de U25/D34 a 9/24/32 V.	Jesús, piloto
E-10	■ V5.7	Toda la entrada de U25 cruza dos vías 0.8/0.3 en serie ((184.0, 121.8), (182.4, 68.1)).	A 24 V (0.7 A) nada. A 9 V cámara térmica. Rev. sig.: 2.ª vía.	Jesús · Rev. sig.
E-11	■ V5.7	D12 (LDO del MCU) + U12 cuelgan de una sola vía 0.6/0.3 en (146.37, 86.96), $\approx 0.3 \text{ A}$.	Eléctricamente sobra; punto único de falla. Rev. sig.: 2.ª vía.	Rev. sig.
E-12	■ ambas	LSE FC-135 (CL 12.5 pF) con 12 pF: corre rápido unas decenas de ppm.	0.7.0: LSEDRV alto, timeout 2 s, fallback a LSI.	0.7.0
E-13	■ ambas	Rdfu1 22 k (PA10) sostiene a medias el riel del módem apagado por K1 (NC) → DIN.	0.7.0: pulso de MODEM_RST tras cada MODEM_EN (probado con SW4G1). Rev. sig.: revisar Rdfu1.	0.7.0
E-14	■ ambas	NTC_CELL (PC5) solo vale con VEH5V presente (sesgo desde VIN).	Firmware reporta n/c en batería; U4 y U18 cubren la temperatura.	0.7.0
E-15	■ V5.7	/VIN_FUSED y /SW_PWRIN fuera de la clase HV24 (0.2 mm en vez de 0.5).	Rev. sig.: agregarlas al patrón. Sin efecto en fábrica.	Rev. sig.
E-16	■ ambas	Inrush de C3 220 μF + C40 al encender la etapa con Q1.	0.7.0: módem después de la etapa; rampa de 20 ms (STACK_SOFTSTART_MS) en batería.	0.7.0
<i>Firmware</i>				
F-1	■ ambas piloto	0.6.3 no enciende el módem de V5.6/V5.7 (PC3) y lee mal NTC, flotación e ignición.	board_v56.h (hecho) + 0.7.0-pre: 1 día. Sin esto el piloto no se prueba.	Leo + Claude
F-2	■ ambas	Ciclo de 10 min no existe (el actual es espera activa a 96 MHz); umbrales Li-ion.	STOP + RTC, apagado ordenado, umbrales LFP (§5). 3–4 días.	Leo + Claude
F-3	■ ambas	SC16IS752 sin driver: RS-485/RS-232 0 %.	Driver + EFCR primero (1 día).	Leo + Claude
F-4	■ ambas	Ethernet solo en build de banco con IP fija.	Modo de campo configurable (2 días).	Leo + Claude
F-5	■ ambas	SC7A20 sin driver.	0.5 día; despertar por movimiento.	Leo + Claude
F-6	■ ambas	Vigilancia del módem indirecta (caída del riel).	LED (PC2) + RTCM (PC7); reset con límite. 0.5 día.	Leo + Claude
F-7	■ ambas	Modo B supone módem siempre encendido.	No insertar hasta que viva; soltar K1 antes de apagarlo.	Leo + Claude
F-8	■ ambas	Ciclo de recuperación sin orden entre módem y etapa.	Módem OFF → etapa OFF/ON → NMEA → módem ON.	Leo + Claude

Los seis easy wins, en orden de valor

1 · Pedir con vías tapadas y rayos X en U6 (P-2) – quita el defecto más visto en V5.5/V4. 2 · D10 → SMBJ33CA (P-4) – una línea de BOM, cero cobre. 3 · Commit con el relleno fresco (P-1) – cinco minutos, evita un lote con cortos. 4 · Unificar los 10 nF y corregir la etiqueta de C22 (P-6). 5 · THVD1410 / TRS3232E en la pre-orden de las 108 / 322 (P-5). 6 · ENIG como acabado (QFN de 0.5 mm).

9 Evaluación de riesgos y decisión

9.1 Registro de riesgos

Probabilidad (P) e impacto (I) de 1 a 5; puntaje = $P \times I$. «Antes» es hoy, con los archivos tal como están; «después» es con las mitigaciones del plan (condiciones del pedido, 0.7.0 y el banco del piloto).

Id	Riesgo	Tarjeta	Antes	Después	Mitigación	Clase
R1	Soldadura de U6 (QFN 0.5 mm, 3 vías en la pasta): puentes y bolas como en V5.5/V4	V5.6 · V5.7	4·4 = 16	2·3 = 6	Pedir con «Epoxy Filled & Capped» + rayos X en U6; lupa en cada tarjeta antes de energizar	Pedido
R2	Rotación de huellas easyeda2kicad (U7, U25, U26, L22) y polaridad de D34 en JLC	V5.6 · V5.7	2·5 = 10	1·5 = 5	Confirmar pin 1 y polaridad en el visor de JLC antes de pagar	Pedido
R3	Apagón (brownout) del módem en batería al arrancar o en ráfaga LTE	V5.6 · V5.7	1·4 = 4	1·3 = 3	Hardware ya resuelto (AP64350 desde 3.8 V, 2.5 A de boost, C43 220 μ F); 0.7.0 secuencia etapa → NMEA → MODEM_EN	Diseño
R4	Piso de consumo dormido demasiado alto (W5500 65–132 mA sin enable)	V5.6 · V5.7	4·3 = 12	2·3 = 6	0.7.0: W5500 en power-down (13 mA) antes de dormir; medir el piso en el piloto (PPK2)	Firmware
R5	RS-485 toma el bus desde el encendido hasta que el firmware configura U10	V5.6 · V5.7	3·2 = 6	2·2 = 4	EFCR/MCR como primer paso del arranque; uso punto a punto; THVD1410 en BOM para 108/322	Firmware
R6	Ignición mal leída en máquinas de 12 V (1.38 V en PA5, zona indefinida)	V5.7	4·3 = 12	1·3 = 3	0.7.0: PA5 por ADC con histéresis 0.80/0.55 V	Firmware
R7	Arnés al revés: D10 SMBJ33A conduce y abre F2 (SMD) / quema D10	V5.7 (V5.6)	2·3 = 6	2·1 = 2	D10 → SMBJ33CA (misma huella); V5.6 sin fusible: el breaker del gabinete	BOM
R8	U25: timbre en SW/VIN (lazo 56 mm ²) o calor de U25/D34 a 32 V y 2.8 A	V5.7	2·3 = 6	2·2 = 4	Banco: 9/24/32 V con 2.5 A, osciloscopio y cámara térmica; D-21-2	Banco
R9	Firmware 0.7.0 no existe: el piloto no se puede probar (ni el módem enciende)	V5.6 · V5.7	5·4 = 20	3·4 = 12	board_v56.h hoy; 0.7.0-pre (módem + ADC) antes de que lleguen las tarjetas	Firmware
R10	Arneses cortos / tapa: conectores JST movidos 12–68 mm; LEDs del gauge en otro borde (V5.7)	V5.7 (V5.6)	3·2 = 6	3·1 = 3	Medir con la primera tarjeta; tapa V5.7 si el gauge se ve por la tapa	Mecánica
R11	Relleno de zonas viejo en los .kicad_pcb del repo: una exportación sin rellenar manda cortos	V5.6 · V5.7	2·4 = 8	1·4 = 4	Hoy: Gerber verificado = relleno fresco. Leo: abrir, B, guardar y commit	Proceso
R12	Umbral de batería pensados para Li-ion (3.40/3.70 V) con paquete LFP (meseta 3.2–3.3 V)	V5.6 · V5.7	4·3 = 12	1·3 = 3	0.7.0: corte 2.95 V / rearme 3.20 V con media de 200 ms; SoC por culombios	Firmware
R13	Lazos de convertidores heredados de V5.5 (U12/L8 35 mm, U2/Dbk1 18 mm): EMC / ruido	V5.6 · V5.7	2·2 = 4	2·2 = 4	Se mide en el piloto; corregir en v6	Diseño

Id	Riesgo	Tarjeta	Antes	Después	Mitigación	Clase
R14	Vías únicas en el camino de 24 V (V5.7) a 9 V y 1.9 A: calentamiento	V5.7	1·2 = ■ 2	1·2 = ■ 2	Instalaciones a 24 V (0.7 A); cámara térmica a 9 V; 2. ^a vía en la siguiente revisión	Diseño
R15	Módem «encendido pero muerto» tras dormir (riel sostenido por Rdfu1 22k vía K1/DIN)	V5.6 · V5.7	2·3 = ■ 6	1·3 = ■ 3	Pulso de MODEM_RST (PC1) tras cada MODEM_EN (SW4G1 probado); revisar Rdfu1 en v6	Firmware
R16	LSE no arranca (FC-135 CL 12.5 pF con 12 pF) y el ciclo de 10 min se queda sin reloj	V5.6 · V5.7	1·3 = ■ 3	1·1 = ■ 1	LSEDRV alto + timeout → RTC con LSI (±5 %) y evento; IWDG independiente	Firmware

Matriz de riesgo 5 × 5 — EinarBoard V5.6 y V5.7 (puntaje = P × I: ≥ 15 rojo · 8–14 naranja · 4–7 amarillo · < 4 verde)

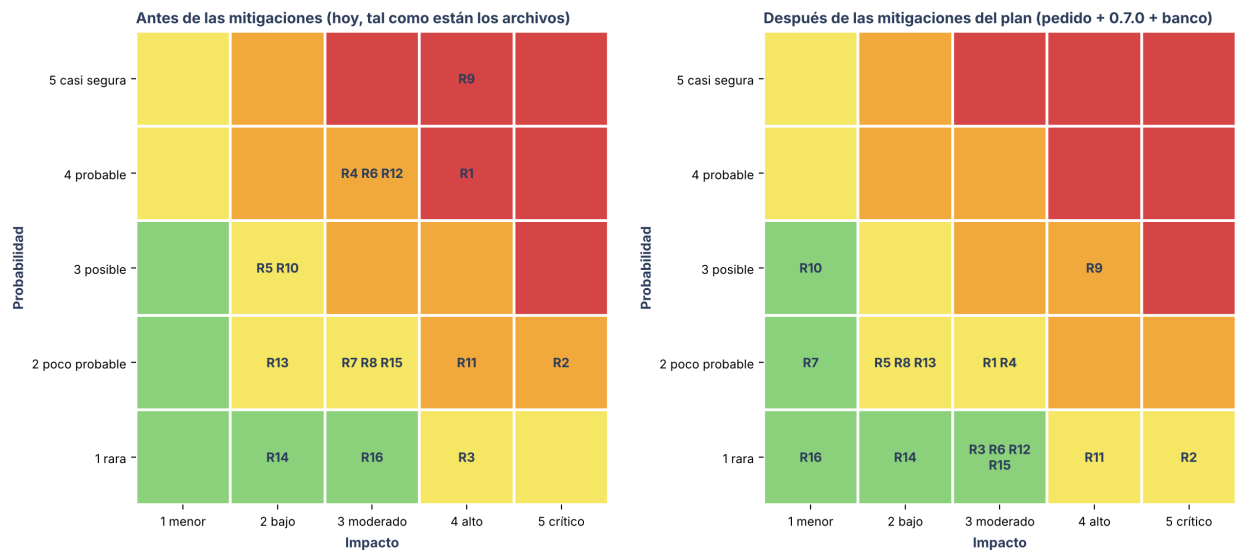


Figura 9: Matriz de riesgo 5 × 5 antes y después de las mitigaciones. Antes, tres riesgos en rojo (R1 soldadura de U6, R2 rotaciones, R9 firmware); después, solo R9 queda en naranja porque el firmware es trabajo por hacer, no una propiedad de la tarjeta.

9.2 Criterio y decisión

Veredicto	Condición	¿Se cumple hoy?
GO	Ningún bloqueante; los altos tienen mitigación escrita y prueba en el piloto	Bloqueantes de cobre: ninguno. Altos: P-1, P-2, P-3, E-3, E-7, F-2, todos con mitigación y prueba.
GO con cambios de paquete	Los bloqueantes están en BOM, CPL u opciones del pedido	P-2 y P-3 son opciones del pedido; P-4 es BOM. Este es el caso.
NO-GO	Un bloqueante en cobre (corto, red abierta, fuera de capacidad, daño)	DRC 0 / sin conectar 0 / paridad OK / Gerber = cobre: no hay.

Decisión que se propone a Leo

V5.6: GO – 5 tarjetas hoy con las condiciones 1–3. **V5.7: GO** – 5 prototipos hoy con las mismas condiciones; la fuente U25 se valida en banco (9 / 24 / 32 V, polaridad, térmico) antes de las 322. **Las 108 V5.6 y las 322 V5.7: después del banco del piloto con 0.7.0** (criterios en §10). La alternativa –pedir las 430 hoy– ahorra dos semanas y arriesga 430 tarjetas a un defecto de soldadura, de rotación o de firmware que el piloto detecta por el precio de 10.

9.3 Lo que esta auditoría no puede cerrar desde el escritorio

- La **soldadura real** de U6 (QFN 0.5 mm): por eso rayos X y lupa.
- La **rotación real** en JLC de las huellas easyeda2kicad: por eso el visor.
- El **piso dormido real** (el W5500 en reset no tiene cifra en la hoja de datos; el MCU en STOP a 45 °C): por eso el PPK2.
- El **módem «encendido pero muerto»** tras dormir: si el pulso de reset lo revive en ese estado se prueba en banco, no en papel.
- El **timbre de U25** con el lazo de 56 mm²: osciloscopio con punta de tierra corta.
- Los **arneses y la tapa**: con la primera tarjeta en la mano.

10 El pedido de hoy y el camino a las 108 / 322**10.1 Lista de verificación del pedido (Leo, ≈ 40 min)**

1. **BOM** (antes de subir): D10 → SMBJ33CA con existencia; opcional, 10 nF a C1589 y etiqueta de C22. Si se cambia el BOM, regenerar con el Toolkit (los Gerber no cambian) o editar la fila a mano en `_bom.csv`.
2. **PCB**: 4 capas, 1.6 mm, stackup JLC04161H-7628, **ENIG, Via covering: Epoxy Filled & Capped**, máscara verde, serigrafía blanca, «Remove order number: specify location» si se quiere (hay espacio en B.Cu), **Confirm production file: Yes**.
3. **Ensamble**: ambas caras no – solo **top** (B.Paste tiene 5 comandos: nada montado abajo); «Do not confirm parts placement» = **No** (queremos el visor); **X-ray**: pedir inspección en U6 en las notas del pedido.
4. **Visor de JLC**: pin 1 de U6, U7, U25, U26, U16, Q7; punto de L22; cátodo de D34, D10, D5, D6, D11--D13; «+» de C3, C43, C78, C10, C103; K1; Q10. Corregir ahí mismo si algo gira.
5. **Cantidad**: 5 + 5. Guardar el número de orden en el acta de la tarjeta y en Bitácora.
6. **Después de pagar**: abrir cada tarjeta en KiCad, B, guardar, `git add kicad/ + production/HBOX_v5_Rev[67]_PROD* + commit «V5.6/V5.7: paquete del piloto 22-oct, relleno fresco» + push + bump del submódulo`. Así el repo es exactamente lo que se fabricó.

10.2 Mientras llegan las tarjetas (≈ 2 semanas)

	Qué	Quién · cuándo	Sale con
1	0.7.0-pre (F-1): módem, NTC, LFP, ignición por ADC	Leo + Claude · 24-oct	binario hbox-tarjetaV56_0.7.0-pre.bin probado en hostsim
2	0.7.0 ciclo de respaldo (F-2) + SC16IS752 (F-3) + módem (F-6/F-7/F-8)	Leo + Claude · 31-oct	hostsims con escenarios: ciclo, LFP, recuperación
3	Ethernet de campo (F-4) + acelerómetro (F-5)	Leo + Claude · 5-nov	hostsims + build -eth
4	Procedimiento de banco del piloto (versión 0.7.0 del acta): mediciones de §5 y §4.3, PPK2, cámara térmica	Claude · 28-oct	06-Testing-Validation/..._Banco-Piloto_V5.6-V5.7...
5	Pre-orden THVD1410 / TRS3232E / SMBJ33CA para las 108 / 322	Adriana · 24-oct	JLC parts pre-order
6	Arneses y tapa: medir contra la V5.5 con el STEP de la V5.6/V5.7	Jesús · al llegar	lista de largos nuevos

10.3 Criterios para liberar las 108 / 322 (banco del piloto con 0.7.0)

	Prueba	Pasa si
1	Inspección de U6 (lupa 10×) y energizado en USB	sin puentes ni bolas; 3V3 presente; autoprueba OK (HSE, LSE, I ² C ×6, ADC)
2	24 V: etapa + módem; carga con TP1 ÷ 32	NMEA < 2 s; registro < 60 s; razón Kelvin 1.0–1.1; carga 1.2–1.4 A; CHRG_STAT en el monitor
3	Ciclo de 10 min ×20 en batería (paquete 20 %, 45 °C)	20/20 con reporte en el servidor; piso < 100 mW; SYS5V > 4.3 V; sin reset
4	Cortes 24 V ↔ batería ×20	sin reset del MCU, módem vivo, eventos BACKUP en el servidor
5	RS-485 y RS-232 en lazo; Ethernet 24 h	0 errores a 115200; bus libre < 100 ms tras reset; 24 h sin desconexión
6	V5.7: 9 / 12 / 24 / 32 V con 2.5 A; polaridad invertida; térmico	5.32 ± 0.1 V; sin timbre > 0.5 V en SW; U25 < 110 °C, D34 < 100 °C a 32 V; al revés nada se daña (con SMBJ33CA)
7	Temperatura de U6, L6, L7 en respaldo a plena carga	< 85 °C en la superficie a 45 °C ambiente
8	Mecánica: arneses, tapa, barrenos, GX16	todo entra sin forzar; gauge visible

Con los 8 en verde en las 10 tarjetas, se liberan las 108 V5.6 (con SD-15B) y las 322 V5.7, con los easy wins de BOM ya aplicados. Con un rojo en 1–4 se corrige antes de pedir; con un rojo en 5–8 se decide por tarjeta.

A Mapa de pines del STM32F411 (netlist del 22-oct, V5.6 = V5.7)

Pin	Puerto	Red	Función / notas
1	VBAT	/3V3	alimentación
2	PC13	/LED_C13	LED azul D17 (activo bajo)
3	PC14	/LSE_IN	Y4 32.768 kHz
4	PC15	/LSE_OUT	Y4

Pin	Puerto	Red	Función / notas
5	PH0	/HSE_IN	Y3 25 MHz
6	PH1	/HSE_OUT	Y3
7	NRST	/NRST	SW1 · P10 · TP5
8	PC0	/ETH_INT	W5500 INT
9	PC1	/MODEM_RST_MCU	NUEVO · R107 → J7.5 (colector abierto)
10	PC2	/MODEM_LED_MCU	NUEVO · R108 ← J8.8
11	PC3	/MODEM_EN	NUEVO · R105 → EN AP64350 (R106 pull-down)
12	VSSA	GND	
13	VDDA	/VDDA	R104 + C109/C112
14	PA0	/BAT_SENSE	ADC · paquete ÷2
15	PA1	/PWR_CTRL	etapa RTK (Q5→Q1), HIGH = ON
16	PA2	/GNSS_TX	USART2 → F9P UART1
17	PA3	/GNSS_RX	USART2 ← F9P UART1
18	VSS	GND	
19	VDD	/3V3	alimentación
20	PA4	/5V_SENSE	ADC · VEH5V ÷2
21	PA5	/IGN_SENSE	ADC · ×0.1154 (12 V = 1.38 V)
22	PA6	/FAN_PWM	Q2 ventilador, HIGH = ON
23	PA7	- (al aire)	poner en pull-down
24	PC4	/MODEM_ON_SLEEP	R109 DNP: al aire (pull-down)
25	PC5	/NTC_CELL	NUEVO · ADC · nodo NTC ×0.5455 (solo con VEH5V)
26	PB0	/EXT_LED	Q4 → LED del panel P8
27	PB1	- (al aire)	poner en pull-down
28	PB2	/BOOT1_STRAP	R99 pull-down – no usar
29	PB10	- (al aire)	poner en pull-down
30	VCAP1	/VCAP1	C111 4.7 μ F
31	VSS	GND	
32	VDD	/3V3	alimentación
33	PB12	/ETH_CS	SPI2 W5500
34	PB13	/ETH_SCK	SPI2
35	PB14	/ETH_MISO	SPI2 (salida del W5500)
36	PB15	/ETH_MOSI	SPI2
37	PC6	- (al aire)	poner en pull-down
38	PC7	/RTCM_TAP	NUEVO · USART6 RX ← R111 ← DOUT_4G
39	PC8	- (al aire)	poner en pull-down
40	PC9	- (al aire)	poner en pull-down
41	PA8	/CHRG_EN	LTC4040 CHGOFF (R56 pull-down: carga ON por defecto)
42	PA9	/USART1_TX	→ K1 NO → DIN_4G (Modo B)
43	PA10	/USART1_RX	← TX2 del F9P (Rdfu1 22 k)
44	PA11	/DFU_DM	USB J11
45	PA12	/DFU_DP	USB J11
46	PA13	/SWDIO	TP3
47	VSS	GND	
48	VDD	/3V3	alimentación
49	PA14	/SWCLK	TP4
50	PA15	/ETH_RST	R112 4.7 k pull-down: W5500 en reset por defecto
51	PC10	- (al aire)	poner en pull-down

Pin	Puerto	Red	Función / notas
52	PC11	- (al aire)	poner en pull-down
53	PC12	- (al aire)	poner en pull-down
54	PD2	- (al aire)	poner en pull-down
55	PB3	/CHRG_STAT	LTC4040 CHRG (R57 pull-up)
56	PB4	/CHRG_FAULT	LTC4040 FAULT (R58 pull-up)
57	PB5	/BYP_CTRL	K1 por Q6 (R41 pull-down)
58	PB6	/I2C_SCL	I2C1 4.7 k
59	PB7	/I2C_SDA	I2C1 4.7 k
60	B00T0	/B00T0	R98 pull-down · SW2
61	PB8	/SER_IRQ	SC16IS752 IRQ (R81)
62	PB9	/ACC_INT1	NUEVO · SC7A20 INT1 (EXTI9)
63	VSS	GND	
64	VDD	/3V3	alimentación

B Diferencias de BOM entre V5.6 y V5.7

	Solo V5.6	Solo V5.7
Entrada y fuente	P2 (5 V de la SD-15B); U2 MP1584 + L2 10 μ H + Dbk1 SS34 + Cbst1, Ccomp1, Rcomp1, Ren1, Ren2, Rfreq1, R20, R21 (buck del ventilador); JP1 abierto	F2 3 A; U25 TPS54360B; L22 SRP1265A 10 μ H; D34 B560C; C149/C150 2.2 μ F/100 V; C153/C154 47 μ F/16 V; C152 100 nF (BOOT); C155 6.8 nF, C156 39 pF, R123 13 k (comp.); R120 162 k (RT); R121 57.6 k / R122 10.2 k (FB); R124/R125 DNP (EN); JP1 puenteado (ventilador desde VEH5V)
Común (resumen)	U6 LTC4040 + L6 + RS1 10 m Ω + Q7; U7 AP64350 + L7 + C130; U16 STM32F411RET6; U10 SC16IS752 + Y2; U11 W5500 + U12 + L8 + J10; U13 PCF8574; U14 SP3485; U15 MAX3232; U17 TLV1117LV33; U3 SHT40; U4/U18 TMP102; U26 SC7A20; K1 G5V-1; D10 SMBJ33A + Q10 IRFR5305 + DzG1; C129; paquete LFP (R55 5.6 k, JP2 2-3); conectores P1, P4, P6, P8, P10, P11, P14, P15, P16, H4, J7, J8, J9, J11.	

C Cómo se hizo (reproducibile)

- Copias de trabajo: 03-Architecture-Hardware/kicad/_to_delete/audit-20261022/{v56,v57}/ con el .kicad_pcb, .kicad_sch, .kicad_pro, .kicad_dru, tablas de bibliotecas y las bibliotecas Drogheda.pretty / Drogheda-v6.pretty / *.kicad_sym. SHA-256 de las copias = SHA-256 de los originales.
- `kicad-cli pcb drc --schematic-parity --refill-zones --severity-all --format json; kicad-cli sch export netlist --format kicadsexpr; kicad-cli sch erc; kicad-cli pcb export gerbers --subtract-soldermask --no-protel-ext; export drill --excellon-separate-th --generate-map; export pos; export svg por capa (KiCad 10.0.4, Mac).`
- Relleno fresco con el proyecto cargado: pcbnew de KiCad (Python) en una copia con el mismo nombre de proyecto (rf/), `ZONE_FILLER.Fill()`, guardar, exportar Gerber y comparar. Sin el .kicad_pro al lado, el relleno sale con reglas por defecto y difiere en cientos de mm²: no sirve como referencia (lección

del día).

- Comparación de Gerber: parser propio (`gerb.py`): flashes (aperturas C/R/O/RoundRect/macros) y trazos como conjuntos exactos; regiones rasterizadas a $20\ \mu\text{m}$ y comparadas por XOR (`gcmp.py`).
- Netlist: parser s-expr (`netparse.py`); mapa de pines, nets por bloque, pines al aire, diferencias V5.6/V5.7.
- Cobre: `copper.py` – grafo de conectividad por red (pads, pistas, vías; sin zonas: las redes de potencia no tienen zonas); prueba Kelvin recortando el área del pad; vías de articulación; potencia en $\ln 1/\ln 2$.
- BOM/CPL: cruce con las huellas del PCB (atributos DNP, fuera de BOM/posiciones), rotación de huella contra rotación en la CPL, códigos LCSC de la propiedad contra el BOM.
- Pasta: ventanas de U6 y pads térmicos de U7/U25 medidos sobre F_Paste; vías dentro de los pads desde el `.kicad_pcb`.
- Hojas de datos consultadas en línea el 22-oct: LTC4040 (ADI 4040fb), AP64350 (Diodes, databrief), W5500 (v1.1.0), TPS54360B; piezas en `jlcpcb.com/partdetail/`: C85100, C32346, C15578, C99550, C840531.
- Figuras: renderizado propio de los Gerber (`matplotlib` + `shapely`) con anotaciones; matriz y autonomía con `matplotlib`. Todo en 03-Architecture-Hardware/Auditoria-Final-V56-V57/ (fuentes LaTeX, figuras y scripts).